

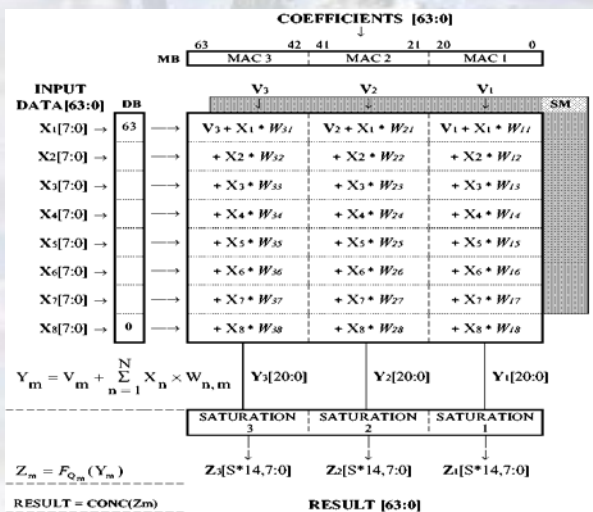
NeuroMatrix®

Module®
RESEARCH CENTRE

**ЛИНЕЙКА ОТЕЧЕСТВЕННЫХ
ПРОЦЕССОРОВ СЕМЕЙСТВА
NEUROMATRIX**



Отечественные процессоры NeuroMatrix



- Класс – 32/64-разрядные RISC/DSP с фиксированной и плавающей арифметикой
- Высочайшая производительность на векторно-матричных операциях (нейронные сети, обработка радиолокационных, видео и сигнальных данных)
- Динамически изменяемая производительность и точность
- Патенты Российской Федерации, США и Кореи

Л1879ВМ1



1997 г.

1879ВМ2



2006 г.

1879ВМ4



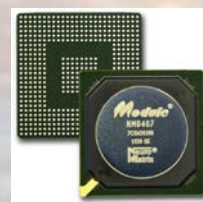
2009 г.

1879ВМ5Я



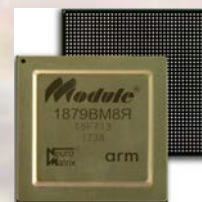
2013 г.

1879ВМ6Я



2015 г.

1879ВМ8Я



2017 г.

Основные потребители: АО "МЗ РИП", ОАО "УПКБ "Деталь", ЗАО "МНИТИ", ОАО "ПКБ", ФГУП ЭЗАН, ОАО "Концерн "Океанприбор", ОАО "НПП "Геофизика-Космос", ОАО "ИСС" им. Ак Решетнева", ОАО "НПП "Радар ММС", и др.

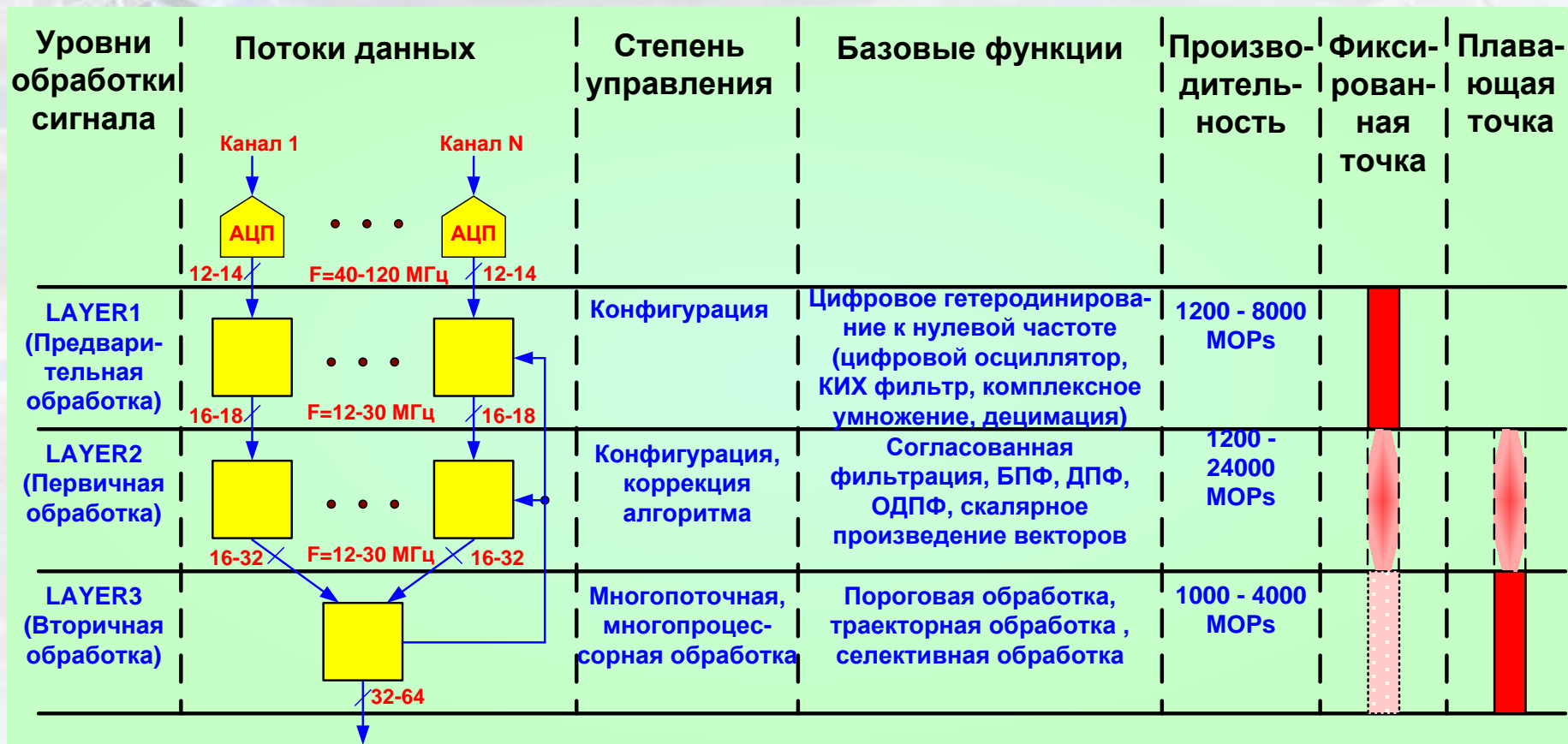
Фактические поставки - более 17 тыс.шт.

Прогнозируемая потребность на 2018-2019 год – более 8 тыс.шт.;

12.04.2018

© RC MODULE

Уровни обработки радиолокационных сигналов

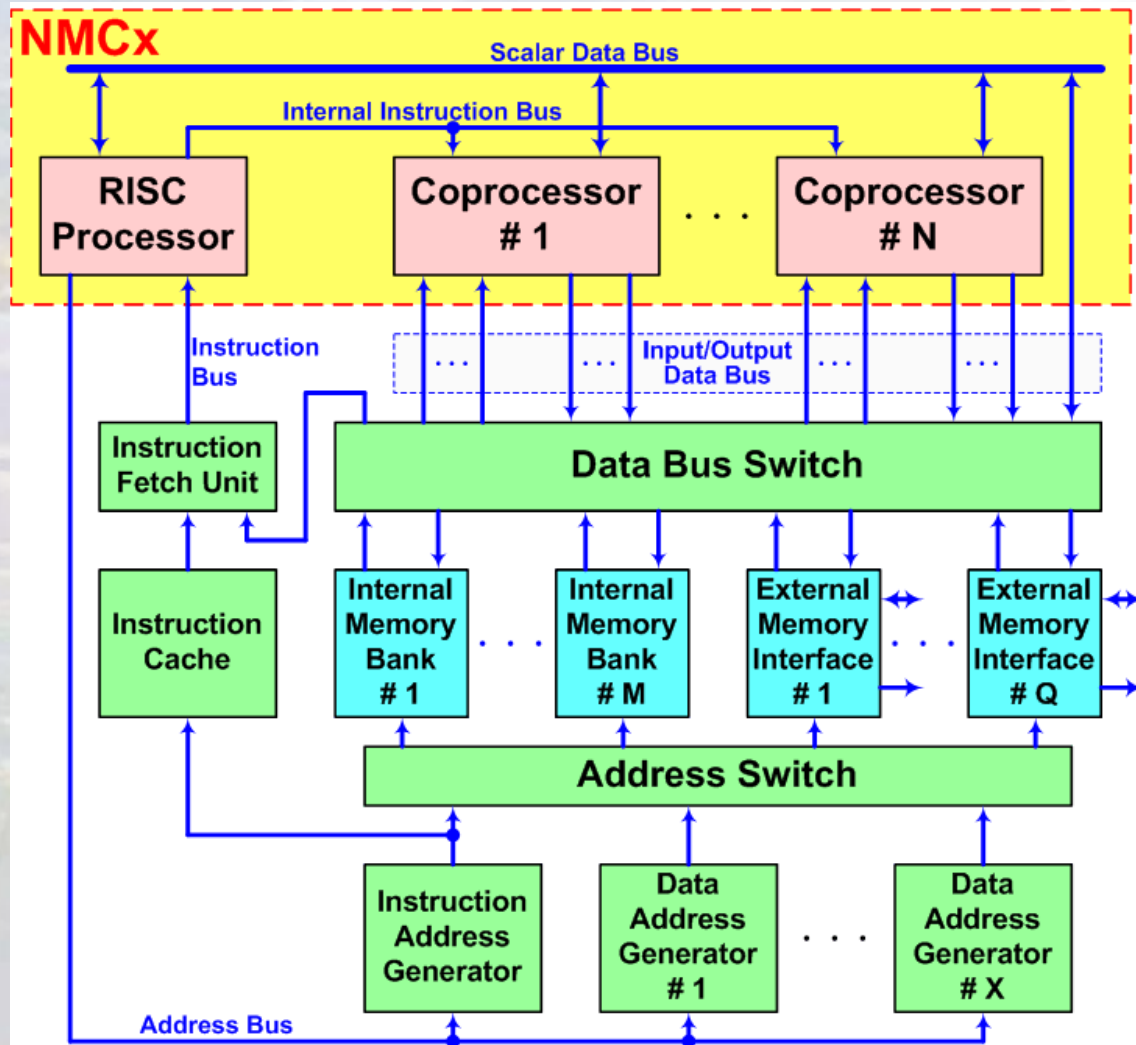


Процессорные ядра семейства NeuroMatrix®

Характеристики	NMC1 (NM6403)	NMC2 (NM6404)	NMC3 (NM6405)	NMC3 (NM6406)	NMC4 (NM6407)	NMC4 (NM6408MP)
КМОП технология, мкм	0,5	0,25	0,25	0,09	0,065	0,028
Степень интеграции, экв. вентилей	90.000	150.000	250.000	250.000	400.000	400.000
Напряжение питания, В	3,3	2,5	2,5	1,1	1,0	0,9
Потребляемая мощность, мВт	700	600	800	450	500	600
Тактовая частота, МГц	40	80	150	320	500	1000
Пиковая производительность, ММАС/с (2-разрядные данные)	8 960	17 920	33 600	71 680	112 000	-
Пиковая производительность, ММАС (8-разрядные данные)	960	1 920	3 600	7 680	12 000	-
Пиковая производительность, GFLOPS (32-разрядные данные)	-	-	-	-	16	32
Пропускная способность интерфейса, Мбайт/с	640	1280	2400	12800	32000	64000

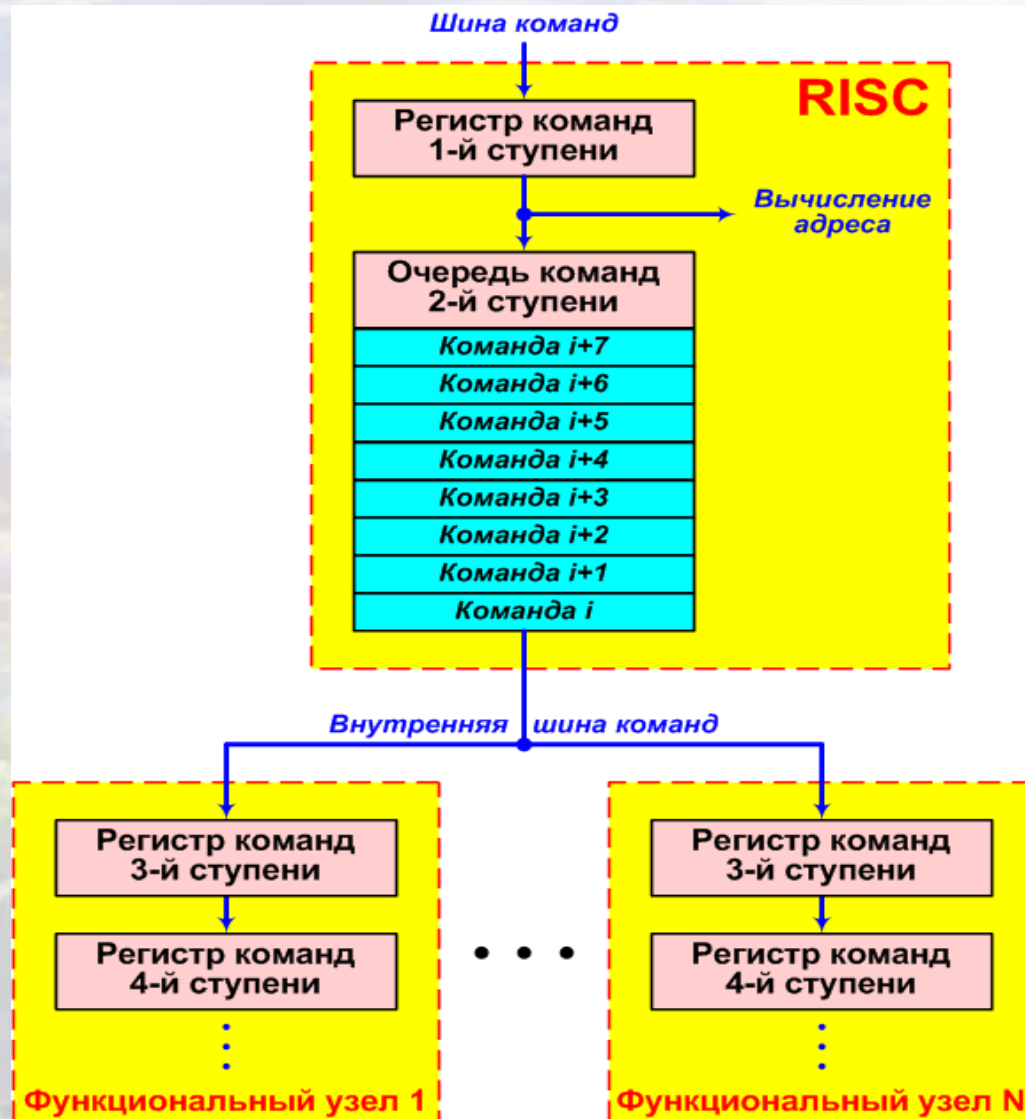
Структура СнК на базе NMCx

- Подключение нескольких сопроцессоров к управляющему RISC
- Наличие у сопроцессоров собственных шин ввода/вывода данных
- Использование одной адресной шины NMCx для обслуживания нескольких шин ввода/вывода



Конвейер команд NMCx

- Несколько параллельных подконвейеров на стадии выполнения операций
- Очередь команд на стадии ожидания данных
- Ввод и вывод данных на 3-й ступени конвейера (Late Write)

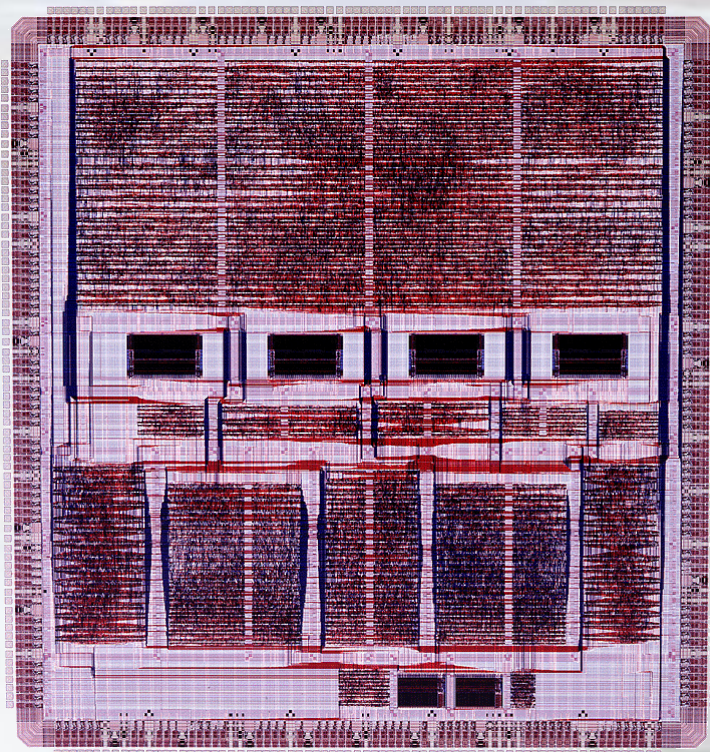


Векторно-конвейерная организация вычислений (зацепление команд)

Поток команд	Последовательности выполняемых операций			
	Функциональный узел 1	Функциональный узел 2	Функциональный узел 3	...
Команда 1	1.1			
Команда 2	1.2	2.1		
Команда 3	1.3	2.2	3.1	
⋮	1.4	2.3	3.2	
⋮	⋮	⋮	⋮	
⋮	1.N	2.N-1	3.N-2	
Команда M	M.1	2.N	3.N-1	
Команда M+1	M.2	M+1.1	3.N	
Команда M+2	M.3	M+1.2	M+2.1	
⋮	⋮	⋮	⋮	

Время

NeuroMatrix® NMC ядро и L1879BM1 DSP



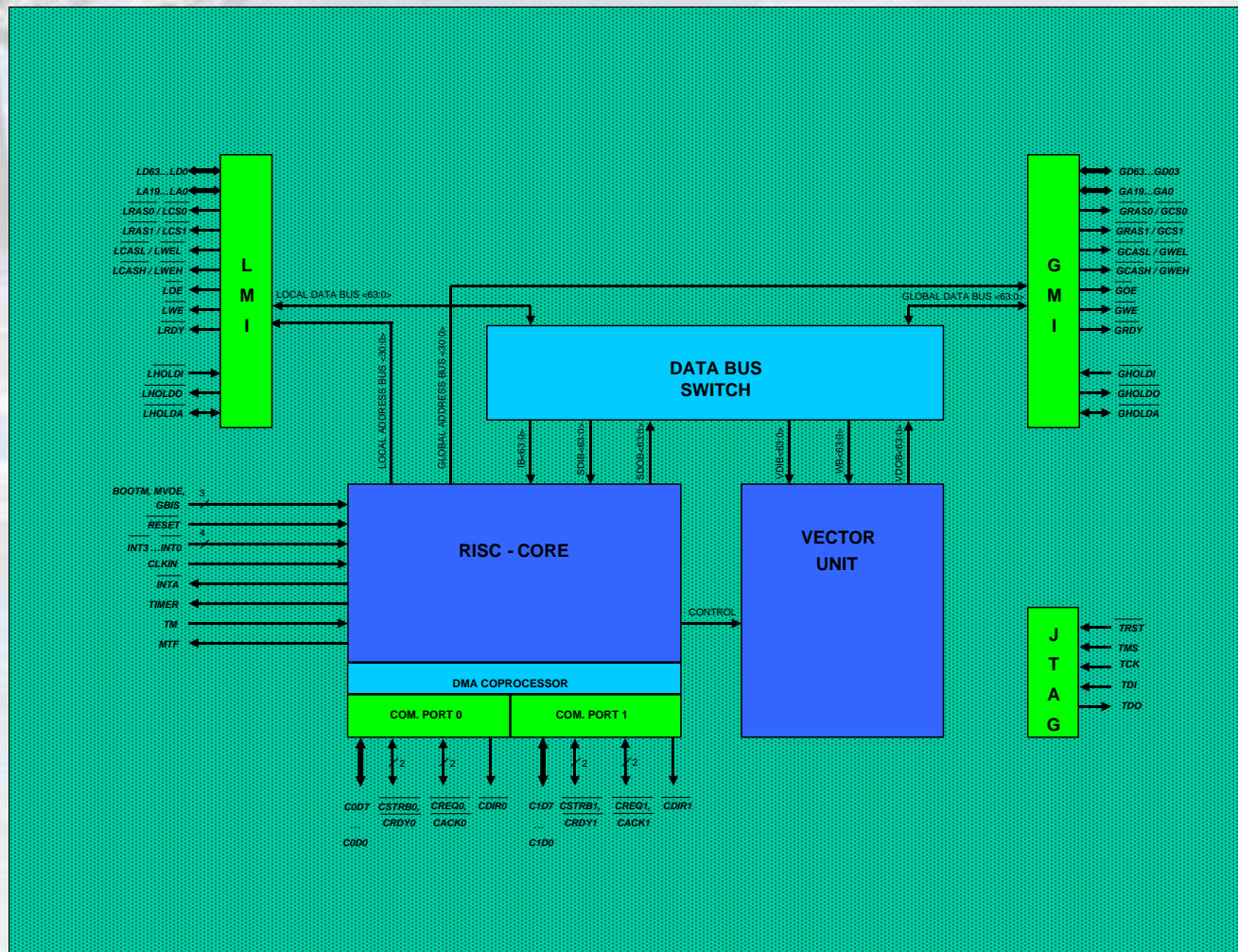
❖ Особенности:

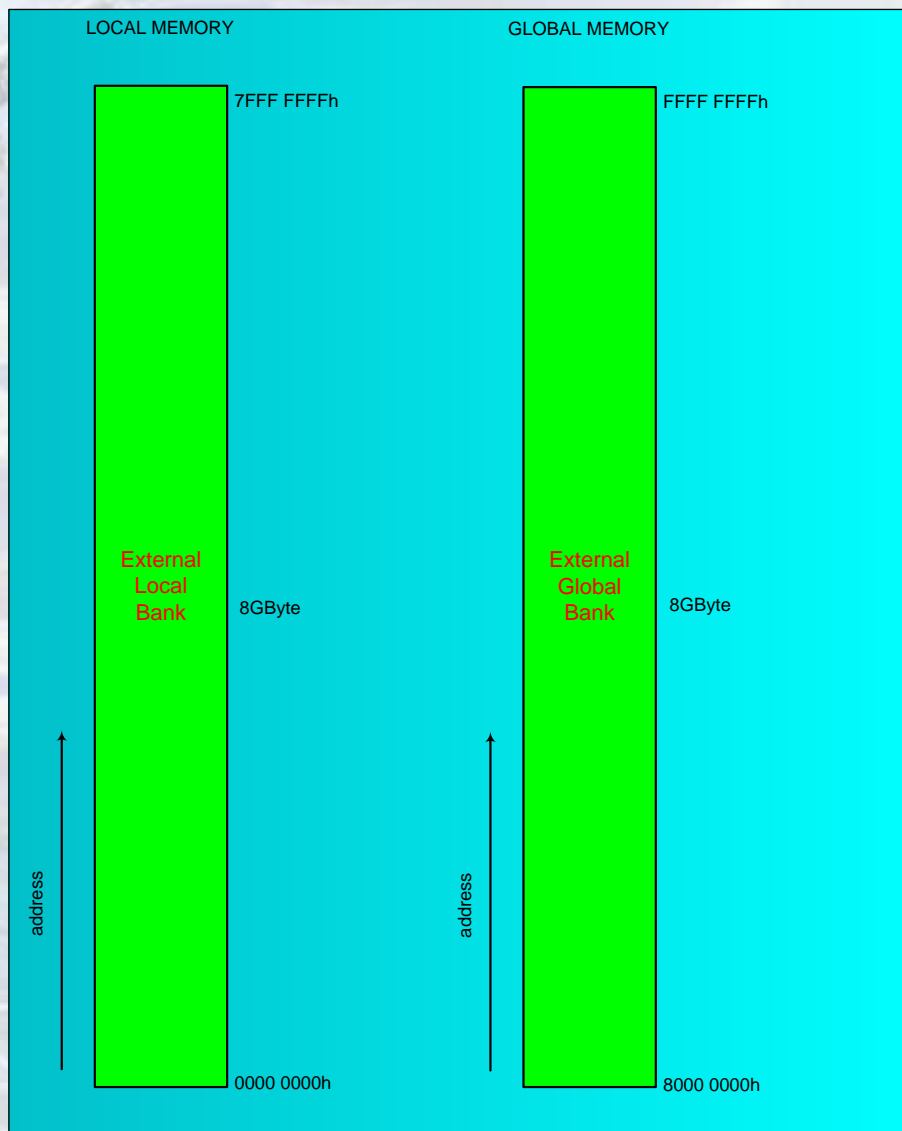
- 32/64-бит RISC ядро
- 64-бит матрично-векторный сопроцессор (патент 2131145 РФ)
- До 224 MACs за один процессорный такт
- Гибкий формат данных DSP: от 1- до 64-бит
- Пиковая производительность: 8960 MMACS

❖ Приложения:

- Сигнальная и видеообработка
- Радиолокация
- Нейронные сети

Структурная схема Л1879ВМ1

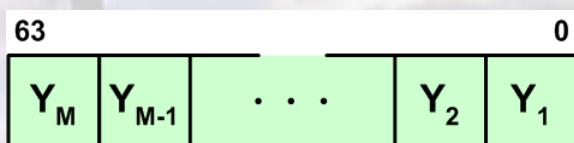




Карта памяти процессора Л1879ВМ1

Базовые операции матрично-векторного сопроцессора

- **Формат вектора упакованных данных**



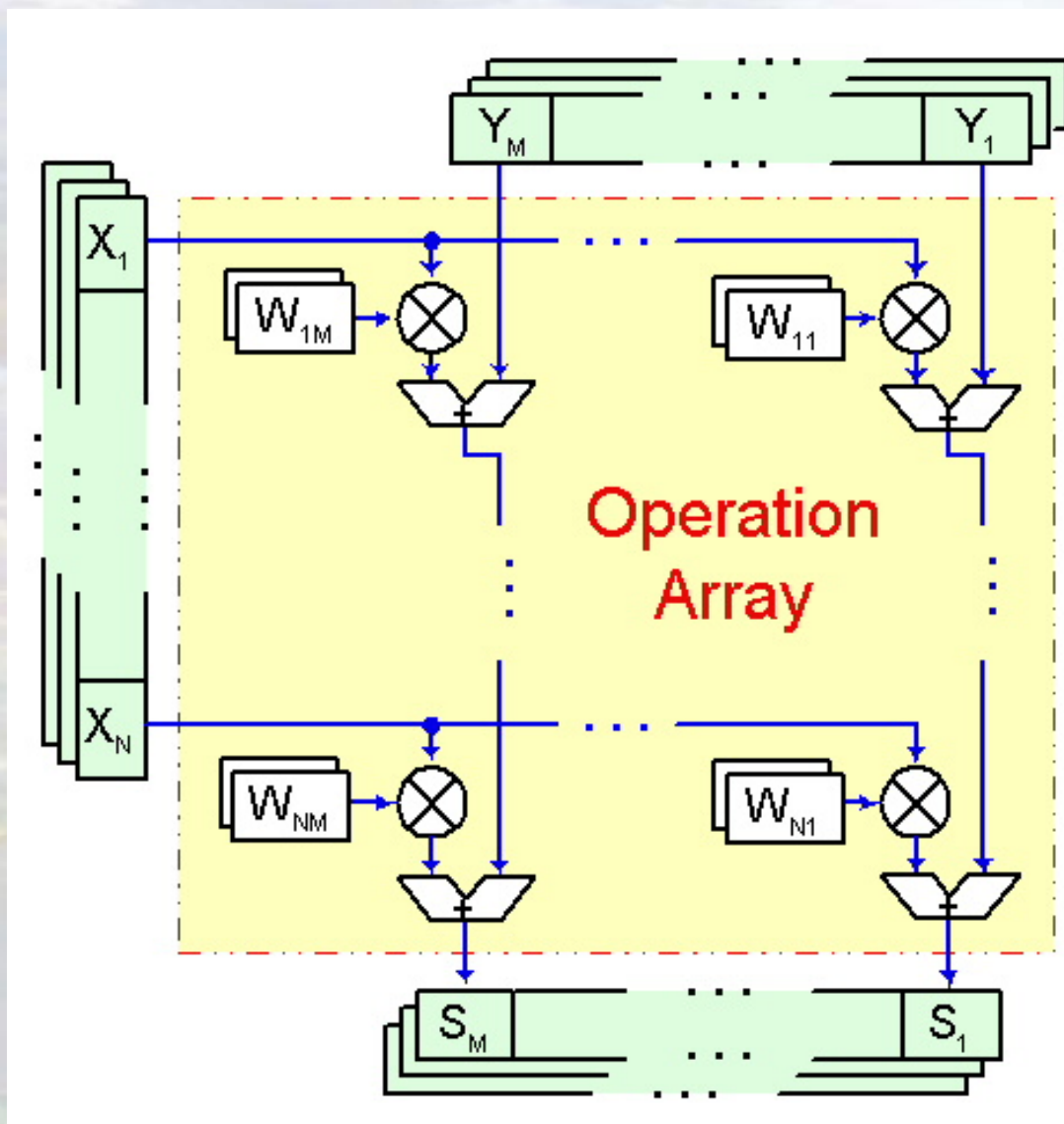
- **Однотактная операция:**

$$S_i = Y_i + \sum_{j=1}^N W_{ji} * X_j$$

(i = 1, ..., M)

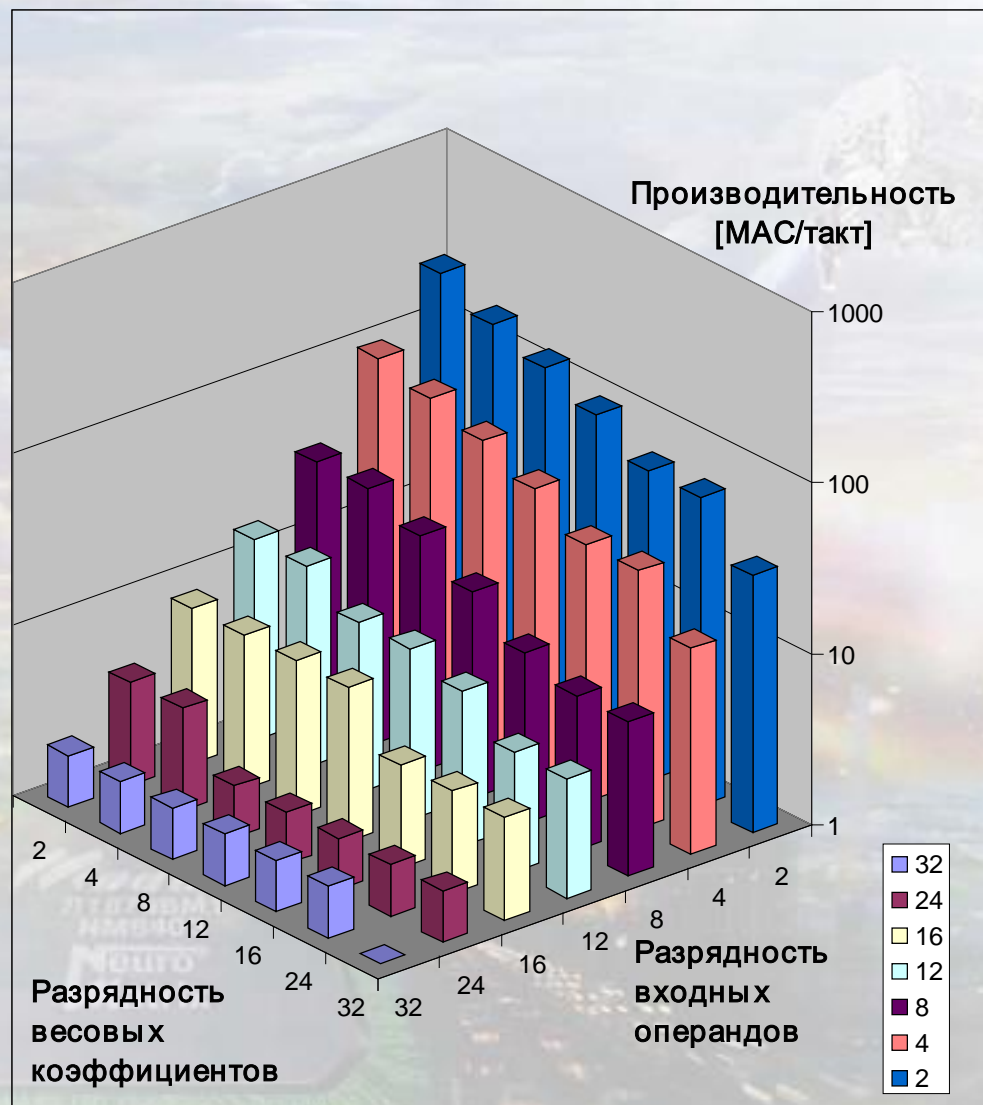
- **Многотактная операция (одна команда):**

$$[S] = [Y] + [W] * [X]$$



Производительность матрично-векторного сопроцессора

- Программируемый формат данных: от 2 до 64 бит
- Пиковая производительность: 224 МАС/такт



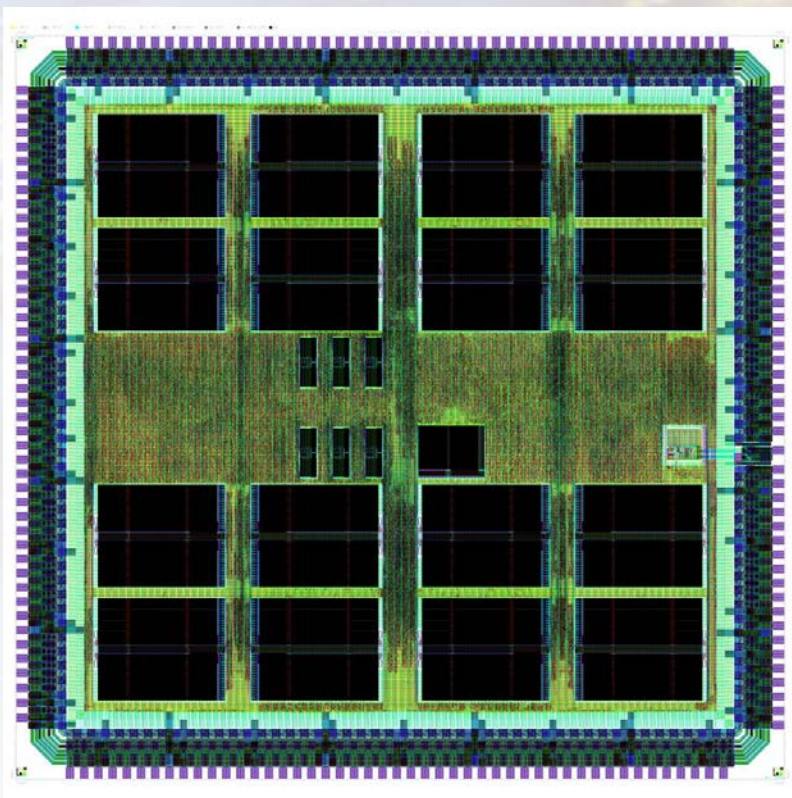
NeuroMatrix® 1879BM5Я ПЦОС



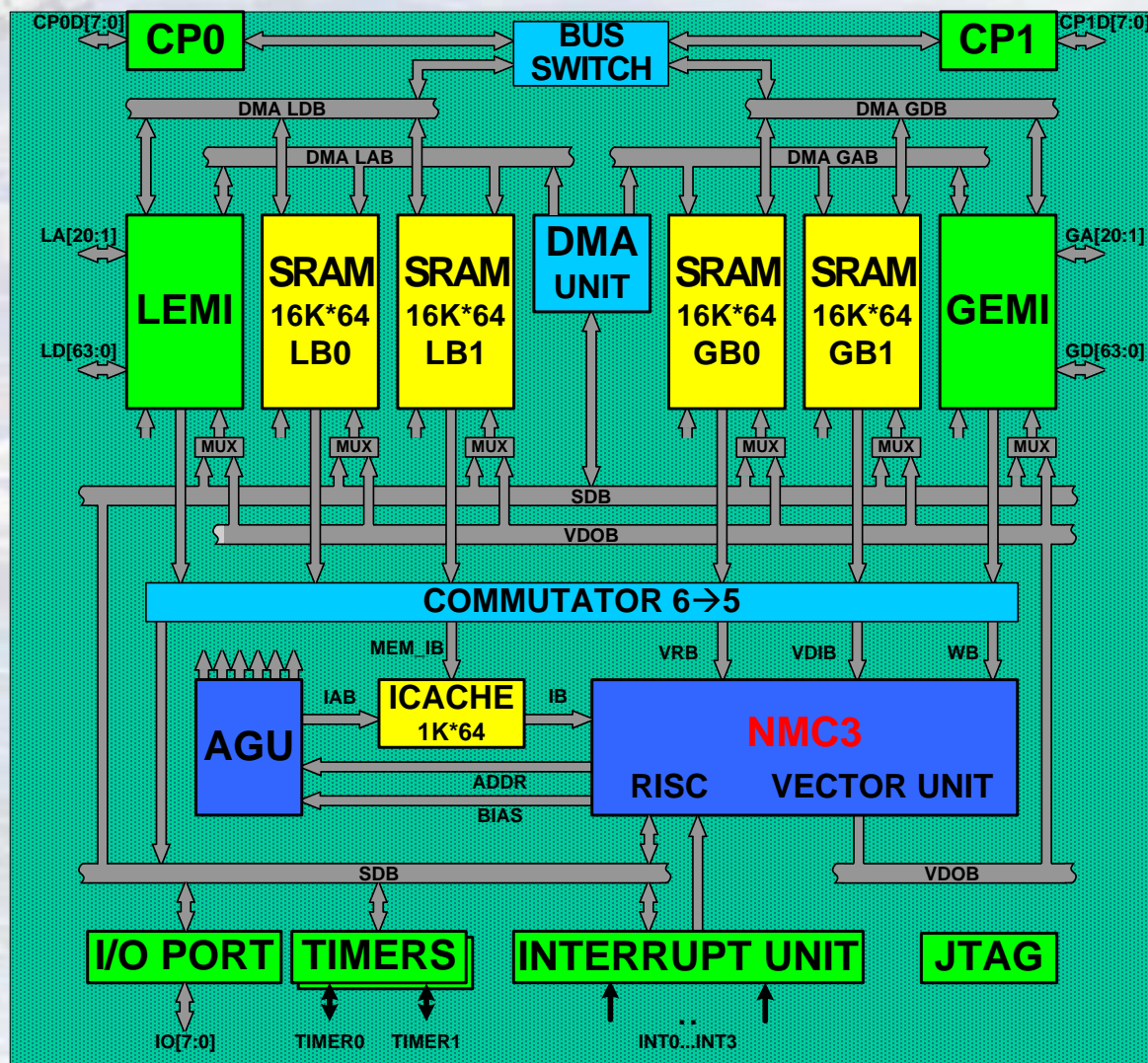
❖ Особенности:

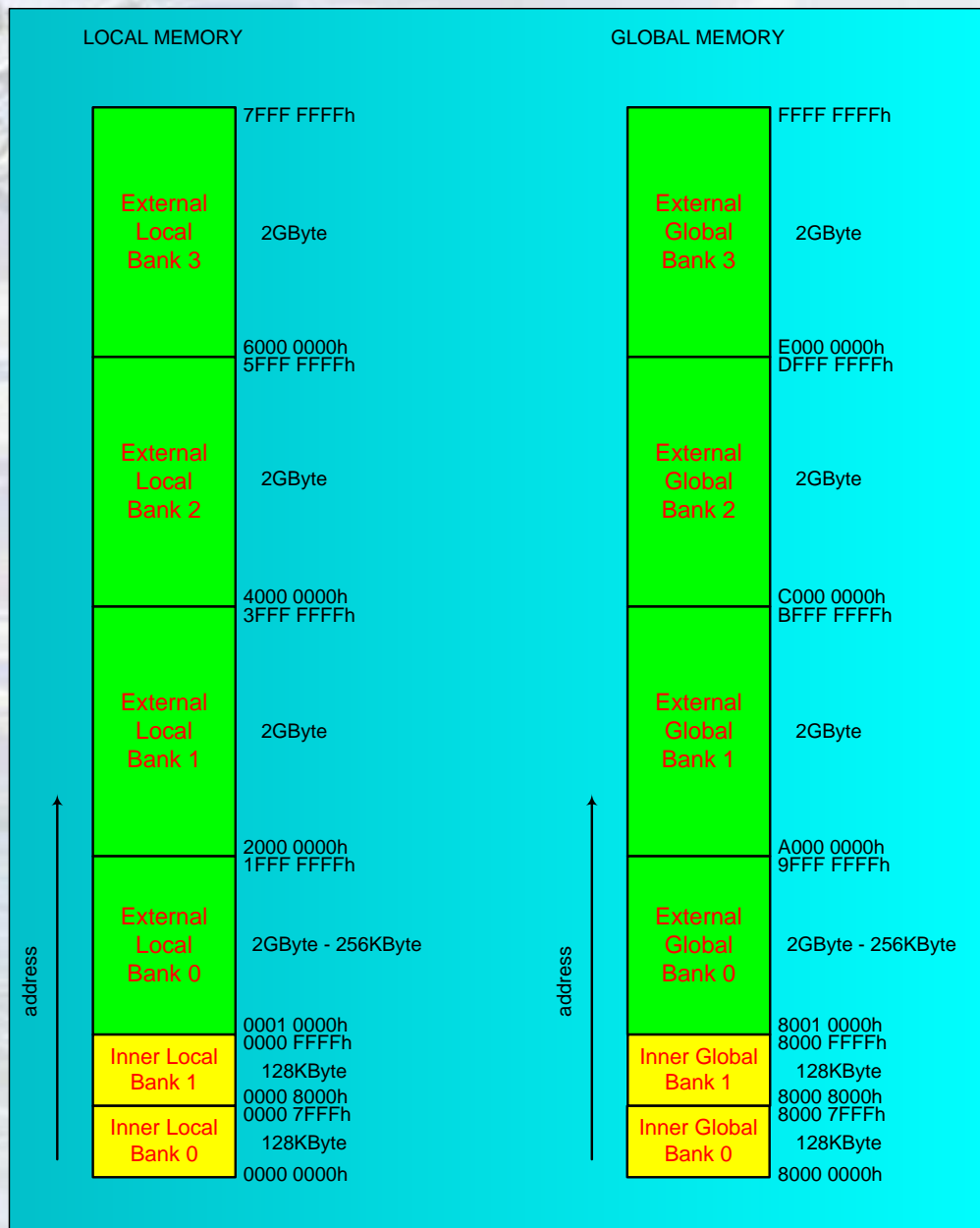
- 64-бит VLIW/SIMD ядро NMC3
- 4 Мбит память на кристалле
- 1К*64бит кэш команд
- Производительность
 - DSP ядра 224 MAC за такт
 - до 71 680 MMACS
 - RISC ядра 320 MIPS, 960 MOPS
- Тактовая частота - 320 МГц
- Технология 90 нм КМОП
- 25 млн. транзисторов

- ❖ Производительность повышена в 8-16 раз по сравнению с процессором Л1879ВМ1



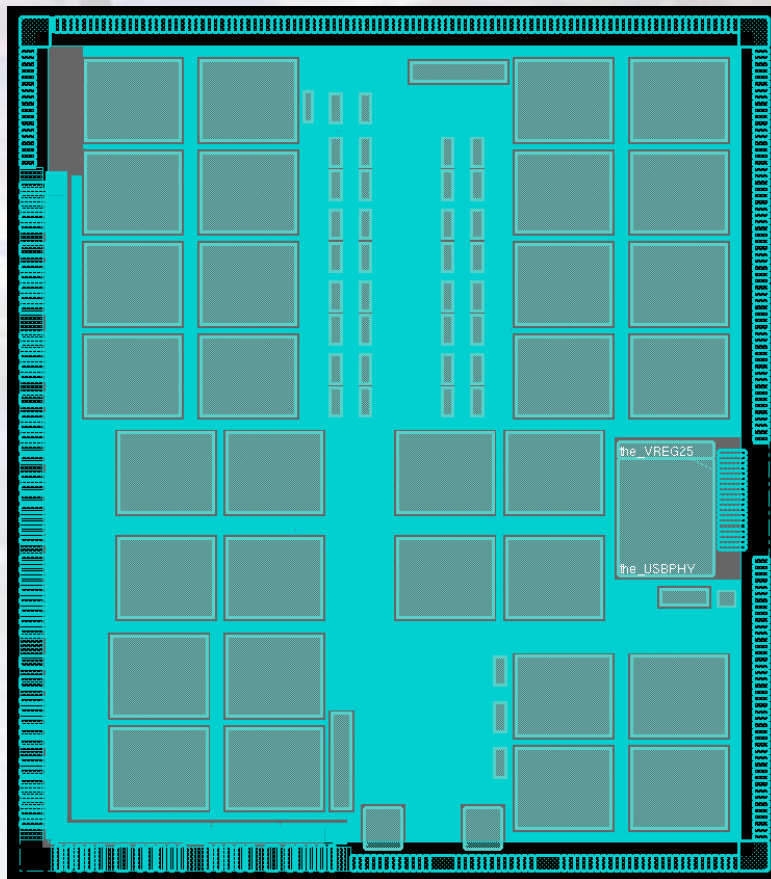
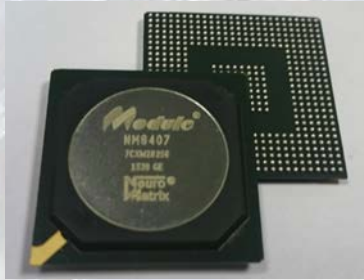
Структурная схема 1879ВМ5Я





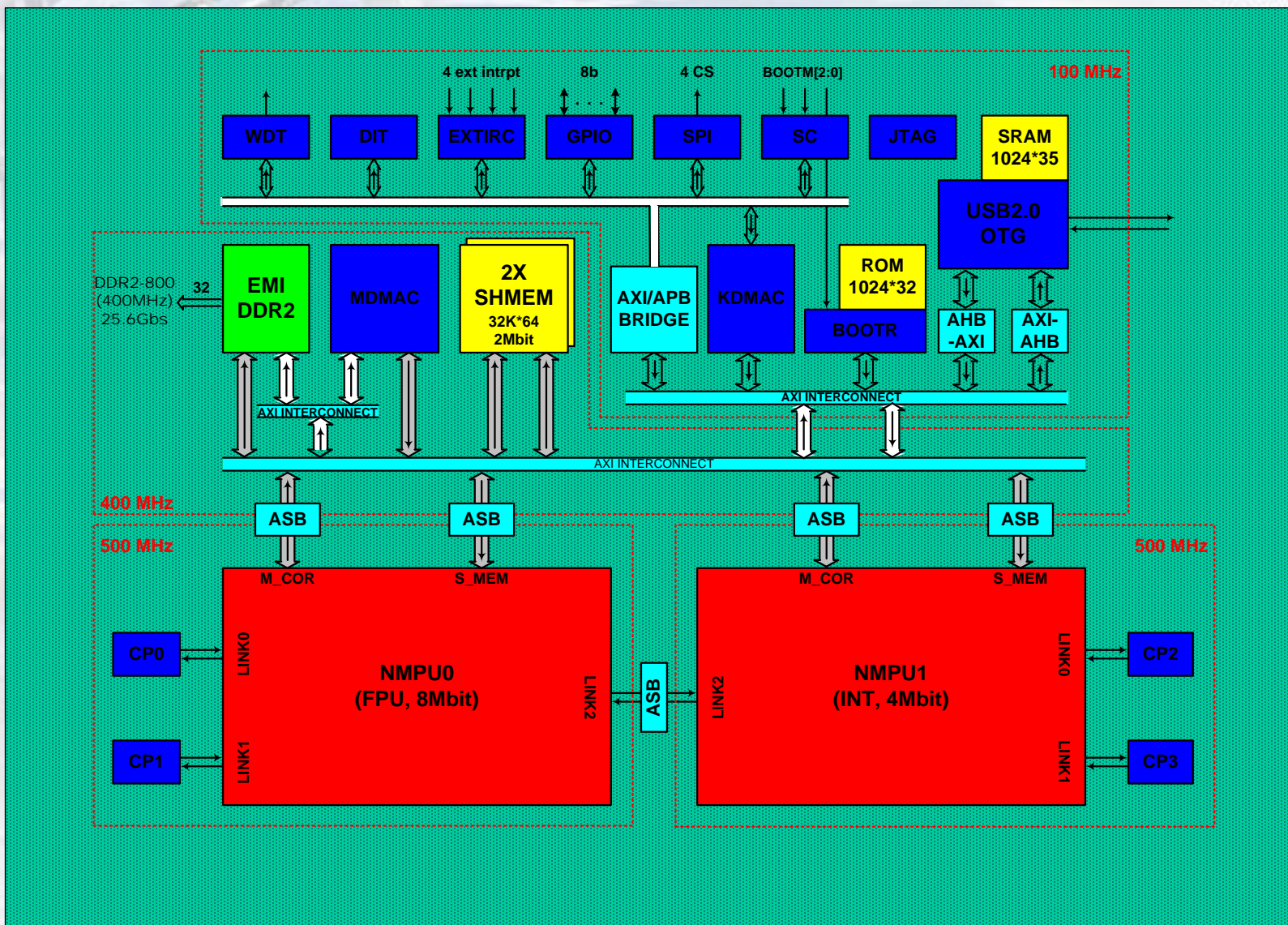
Карта памяти процессора 1879VM5Я

Процессор цифровой обработки сигналов 1879ВМ6Я (NM6407)

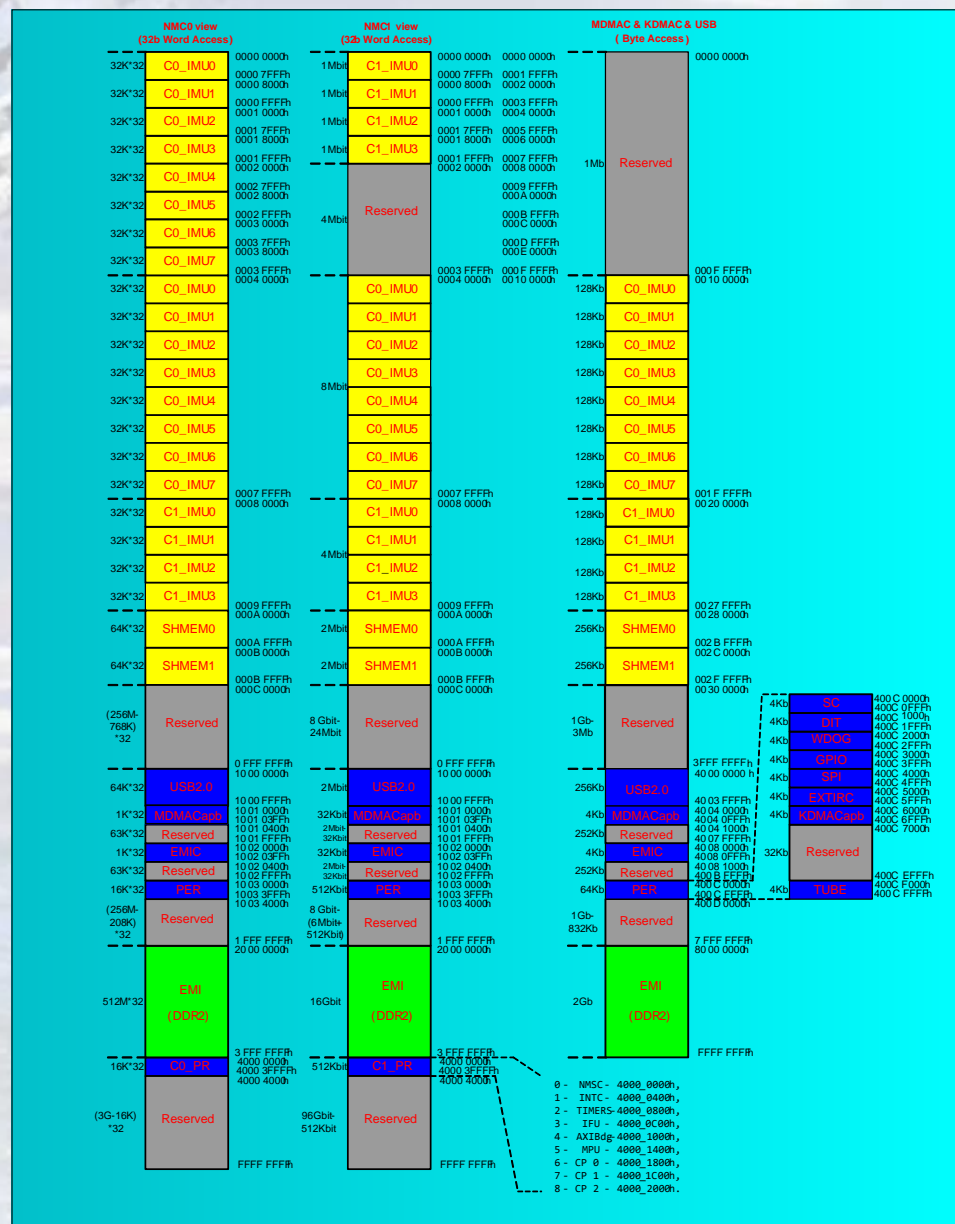


❖ Особенности:

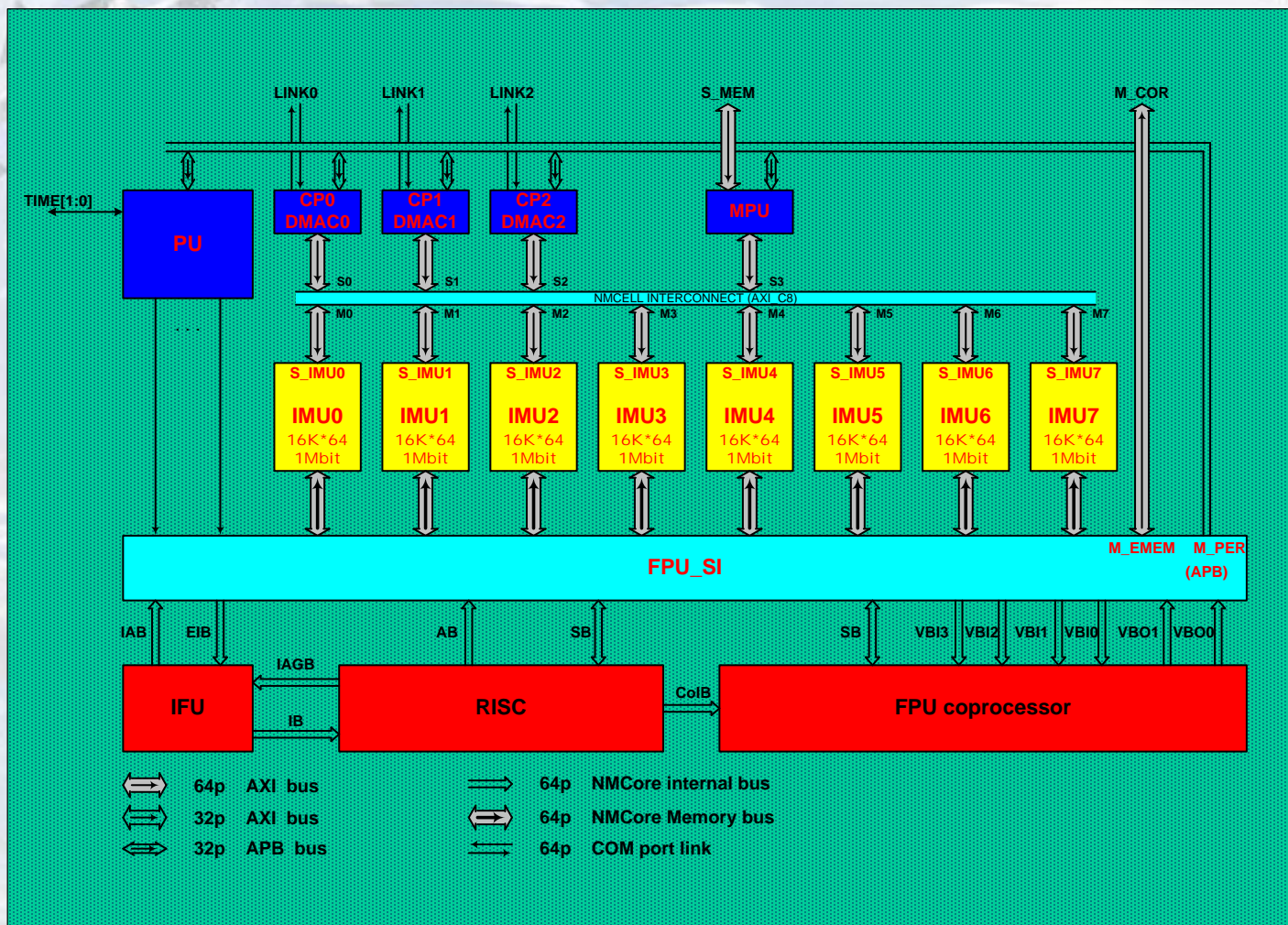
- 2 процессорных ядра NMC4
- 16 Мбит память на кристалле
- Интерфейс с внешней памятью DDR2-800 & 32бит с пропускной способностью до 3,2 ГБ/с
- 4 высокоскоростных байтовых канала связи с пропускной способностью до 125 МБ/с каждый
- Производительность:
 - плавающая точка - 16 GFLOPS/с;
 - целочисленная арифметика – 112 GMACs/с
- Тактовая частота - 500 МГц
- Потребляемая мощность 3,0 Вт
- Технология 65 нм КМОП
- Более 100 млн. транзисторов
- Размер кристалла 5,7мм*6,5мм
- Корпус HSBGA544(27мм*27мм)



Структурная схема процессора 1879VM6JA

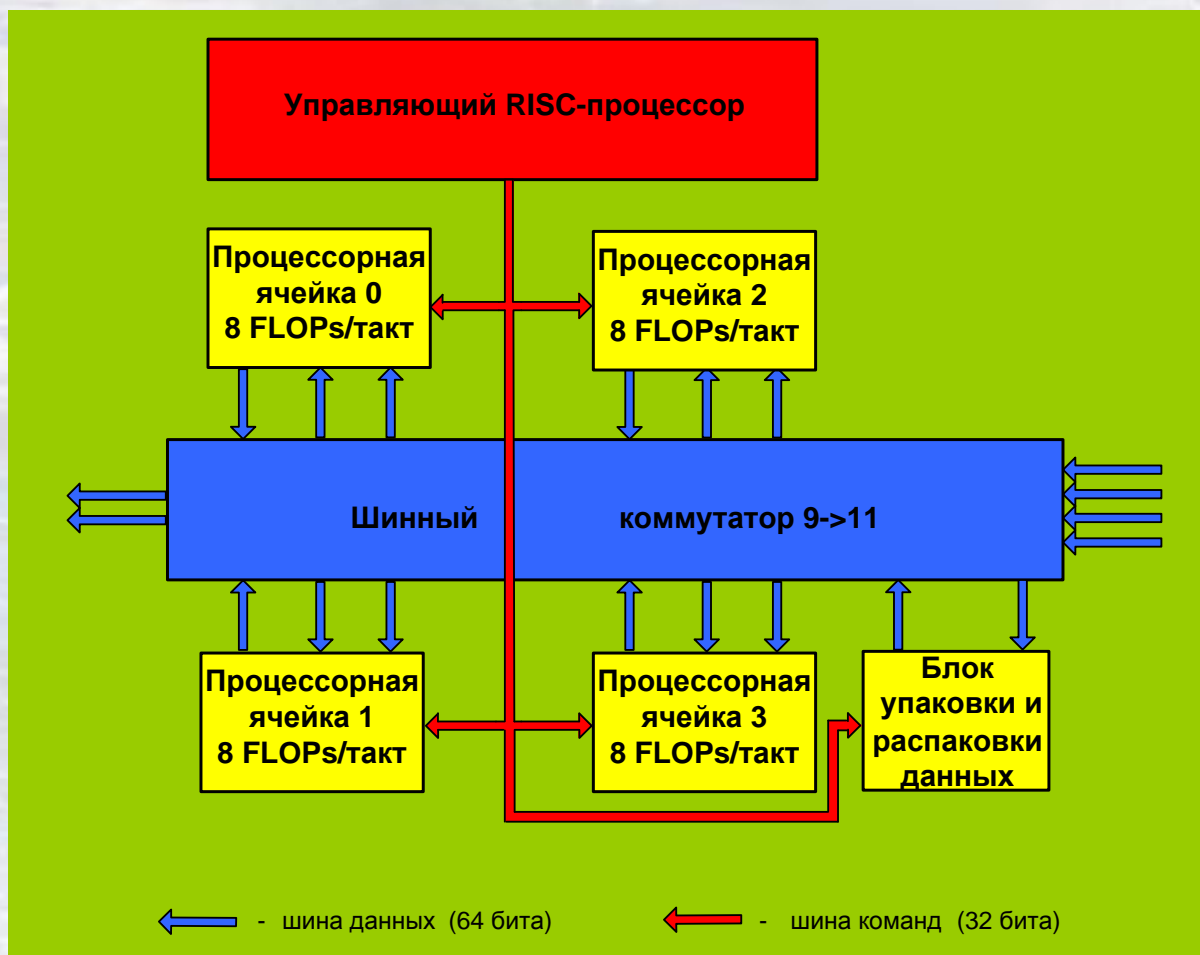


Карта памяти процессора 1879ВМ6Я

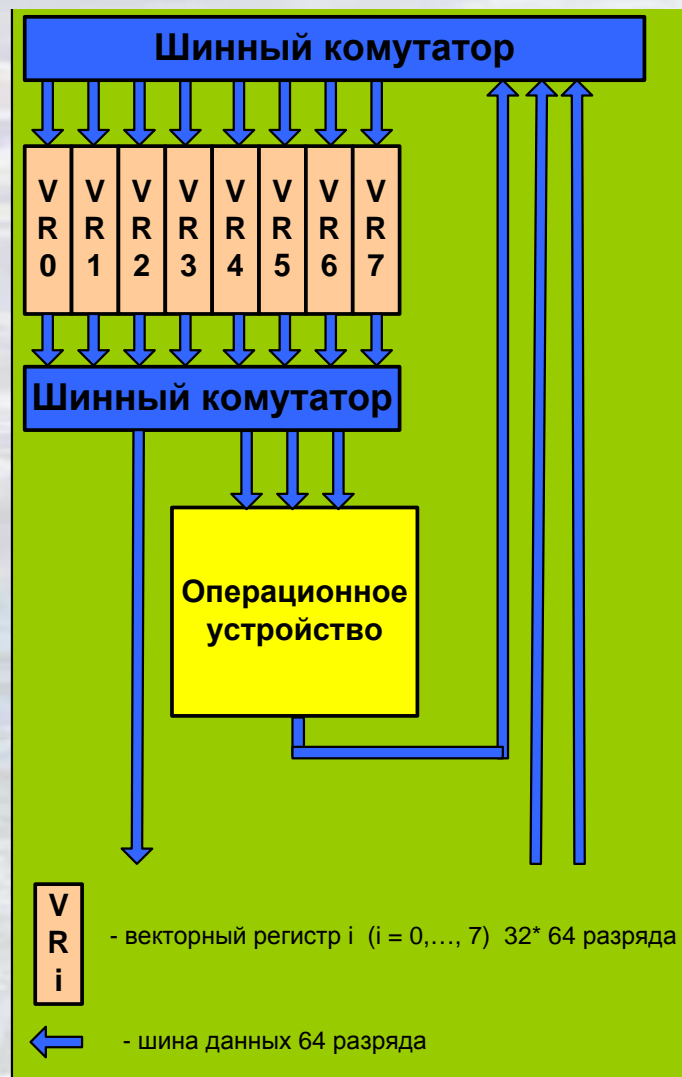


Структурная схема процессорной системы NMPU0

Процессорное ядро NMC4 с векторным сопроцессором арифметики с плавающей точкой

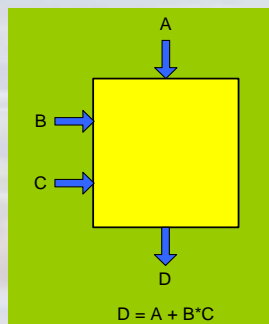


Процессорная ячейка сопроцессора арифметики с плавающей точкой

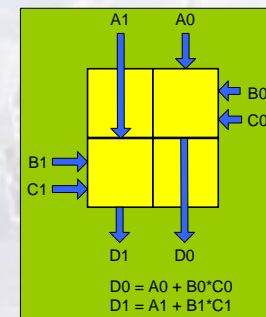


Режимы работы операционного устройства процессорной ячейки

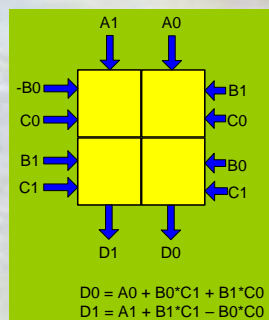
- Операции над данными в формате с плавающей точкой двойной точности (64 разряда)



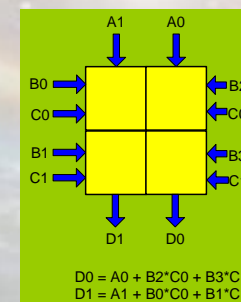
- Операции над векторными данными в формате с плавающей точкой одинарной точности (32 разряда)

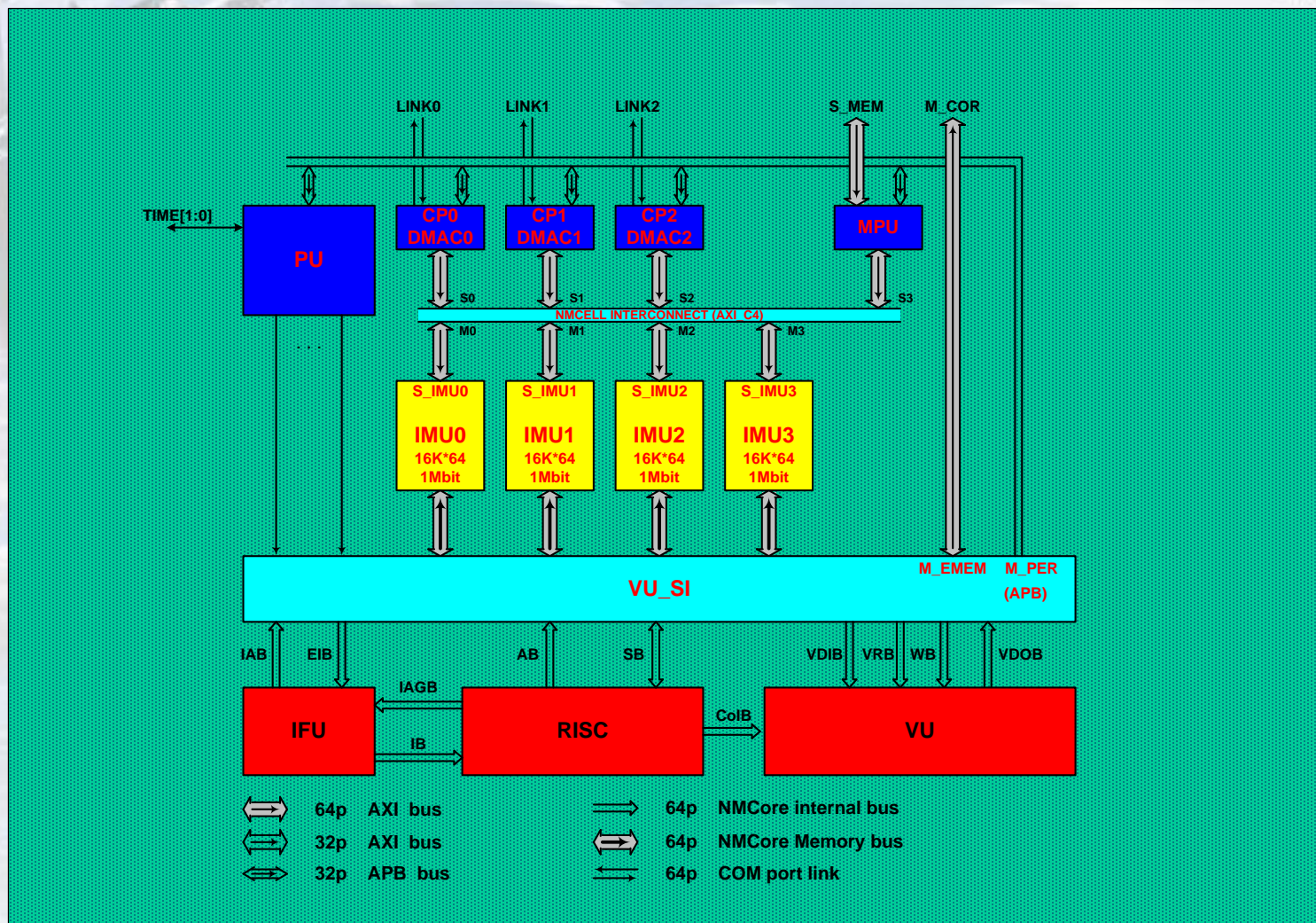


- Операции над комплексными данными в формате с плавающей точкой одинарной точности (32 разряда)



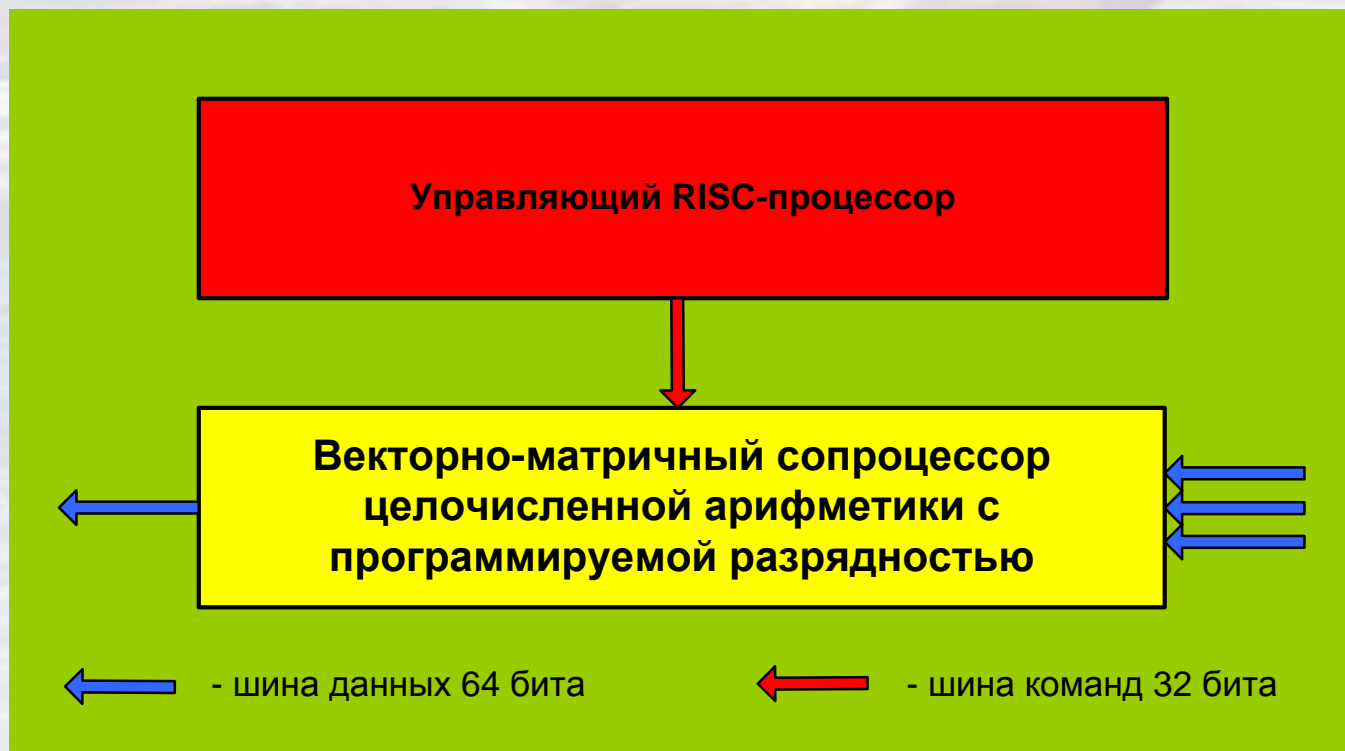
- Операции над матричными данными в формате с плавающей точкой одинарной точности (32 разряда)



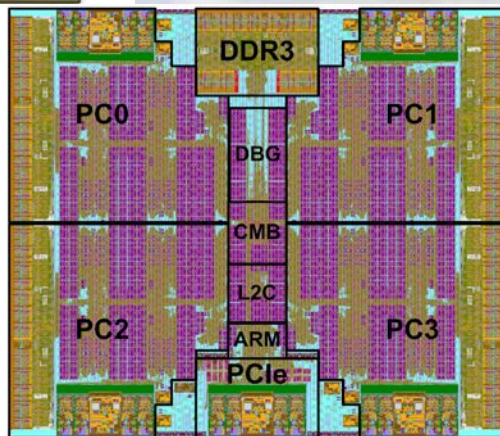
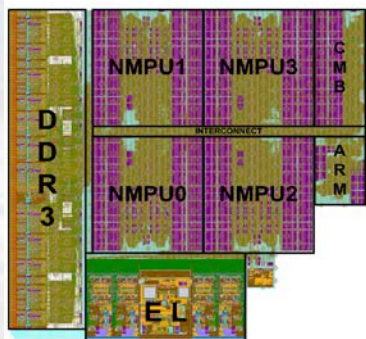
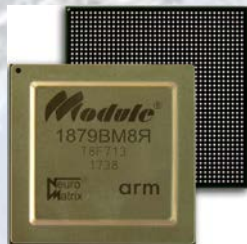


Структурная схема процессорной системы NMPU1

Процессорное ядро NMC4 с матрично-векторным сопроцессором целочисленной арифметики с программируемой разрядностью



Процессор цифровой обработки сигналов 1879BM8Я (NM6408MP)



❖ Особенности:

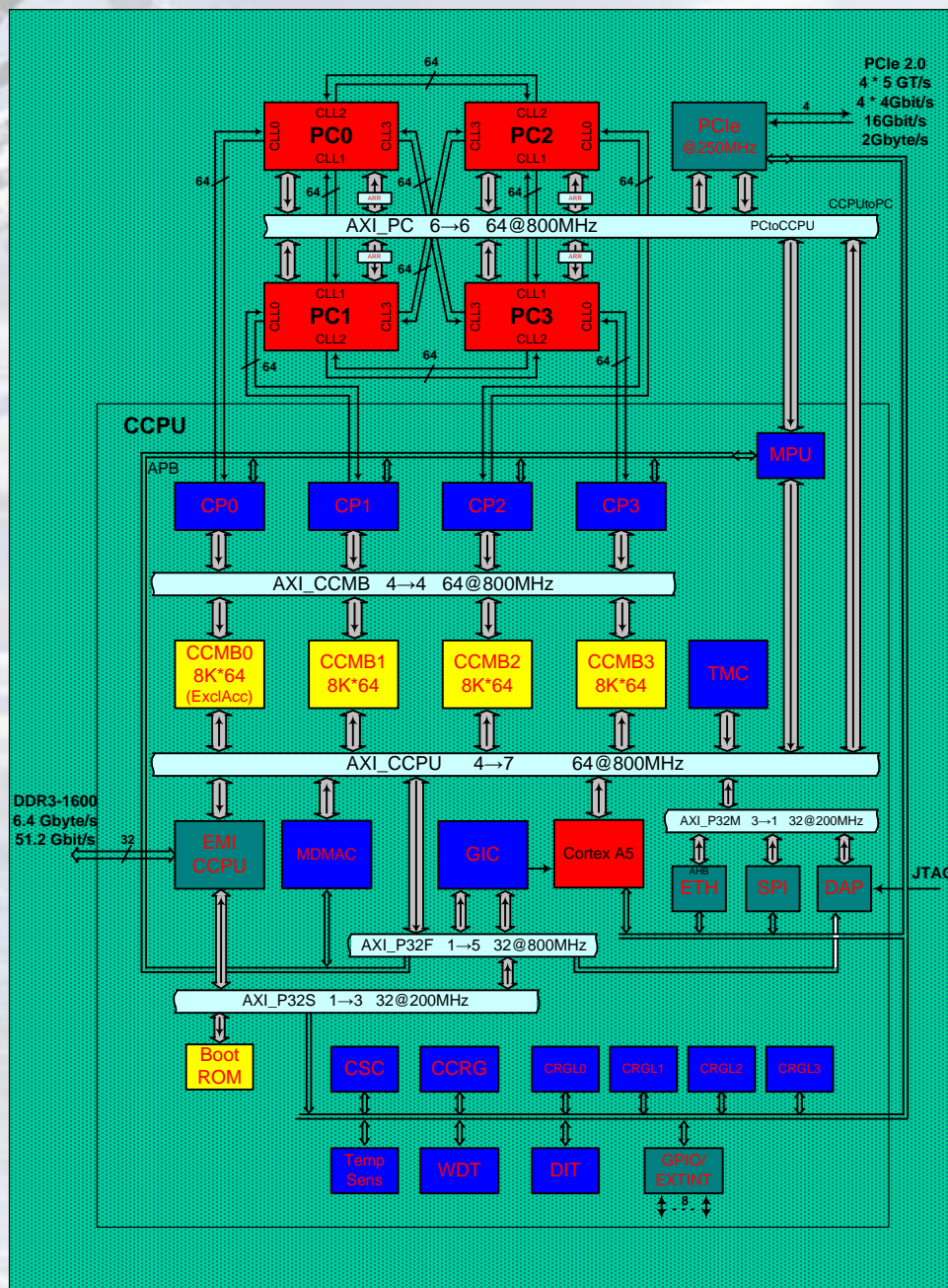
- Центральный процессор ARM Cortex A5
- 4 процессорных кластера по 4 ядра NMC4 + ARM Cortex A5
- Внутренняя память объёмом 76 Мбит
- Интерфейсы: DDR3-1600 & 32бита – 5 шт., PCIe2.0 x 4 – 5 шт., Ethernet, SPI, GPIO, высокоскоростные интерфейсы для межпроцессорного обмена
- Частота работы процессорных ядер NMC4 – 1 ГГц
- Частота работы процессорных ядер ARM Cortex A5 – 0.8 ГГц
- Суммарная производительность – **512 GFLOPS**
- Потребляемая мощность – не более 35 Вт
- Удельная производительность – **14,6 GFLOPS/Вт**
- Удельная мощность потребления – 0,42 Вт/мм²
- Технология 28 нм КМОП
- 1,05 млрд. транзисторов
- Площадь кристалла 83 мм²
- Корпус HАСВGA 1444 (40мм*40мм FlipChip)
- Условия эксплуатации: -55°С ... +85°С

Топология кластера
(4 ядра NMC4 + ARM Cortex A5)

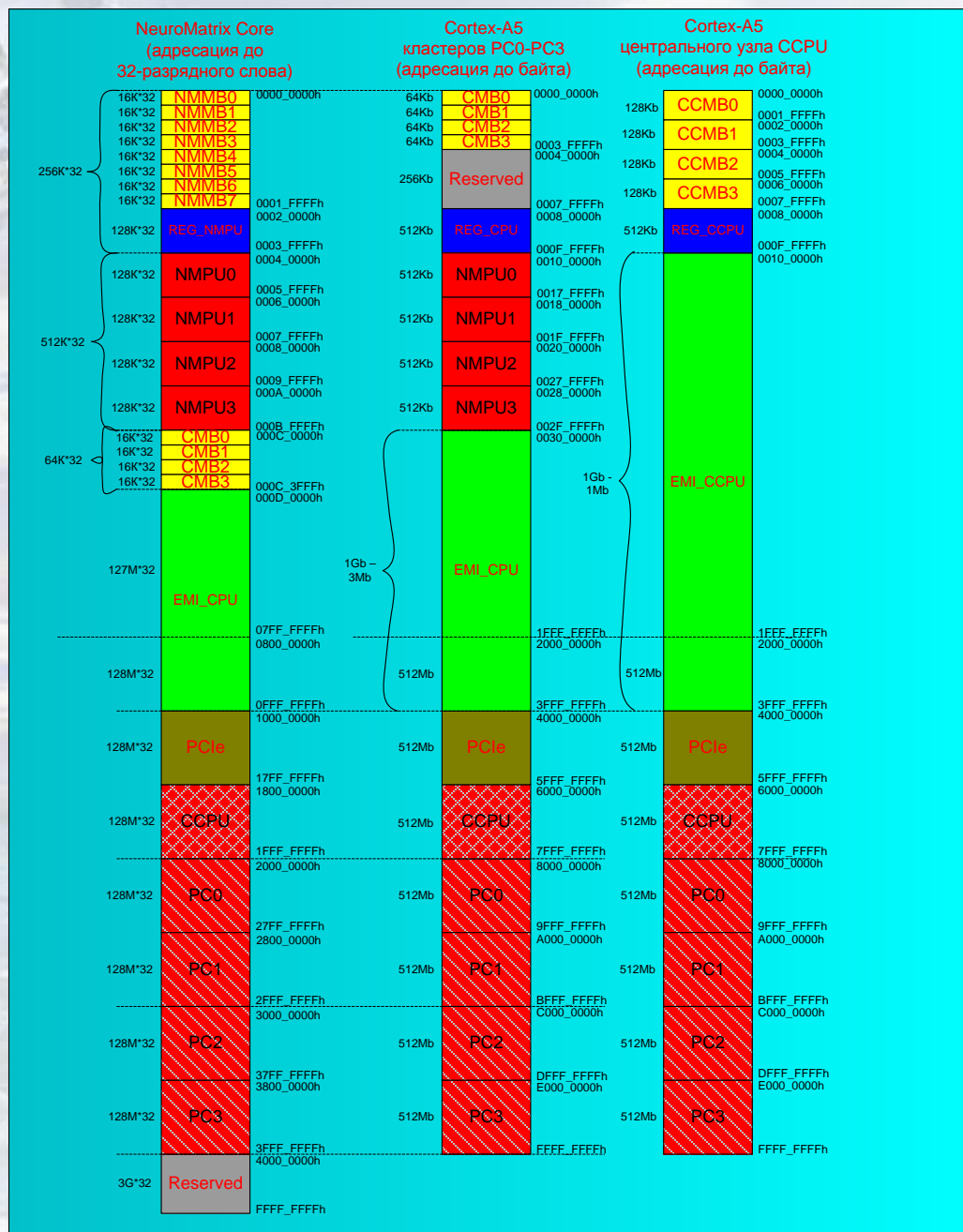
Топология всей СпК
(4 кластера + ARM Cortex A5)

❖ Области применения:

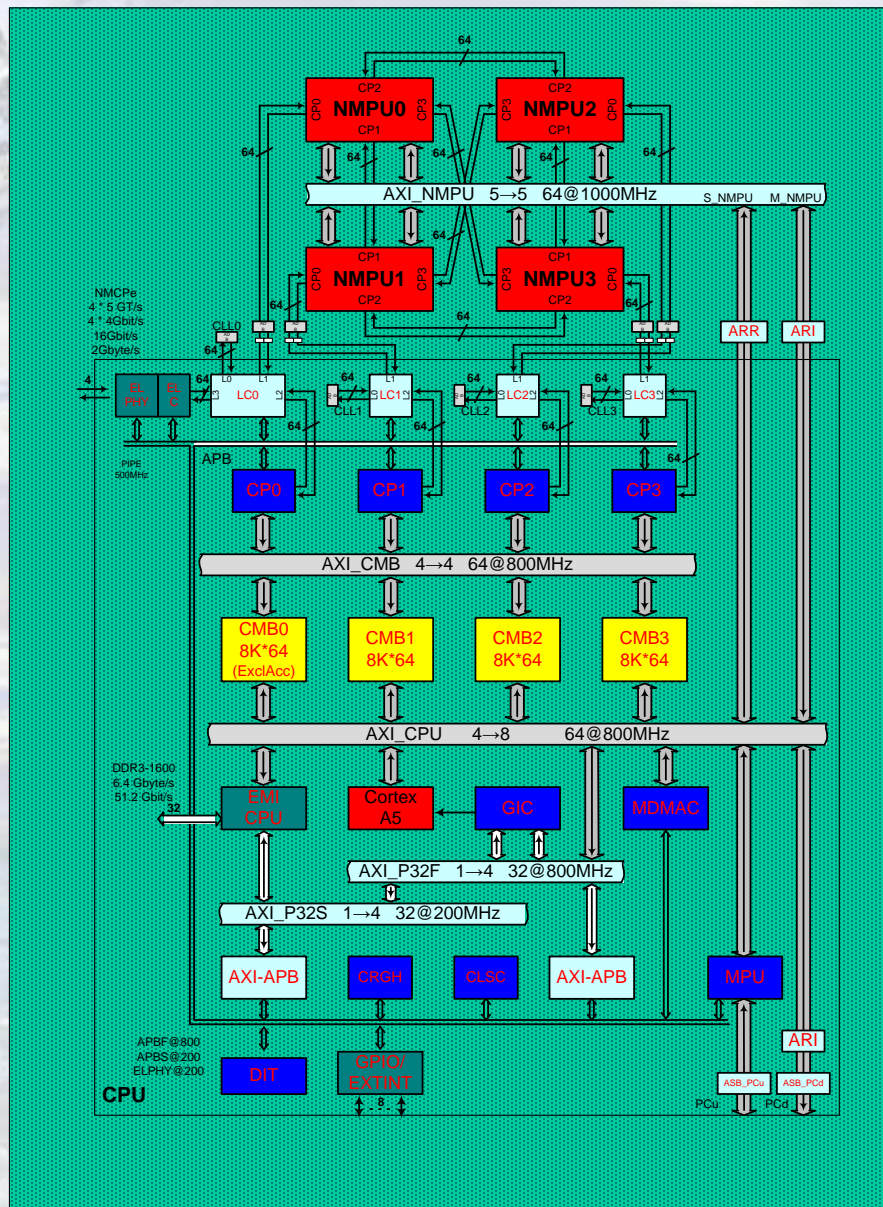
- Видео обработка
- Гидро- и радиолокация
- Авионика
- 3D машинное зрение
- Нейросети
- Гетерогенные вычислительные системы



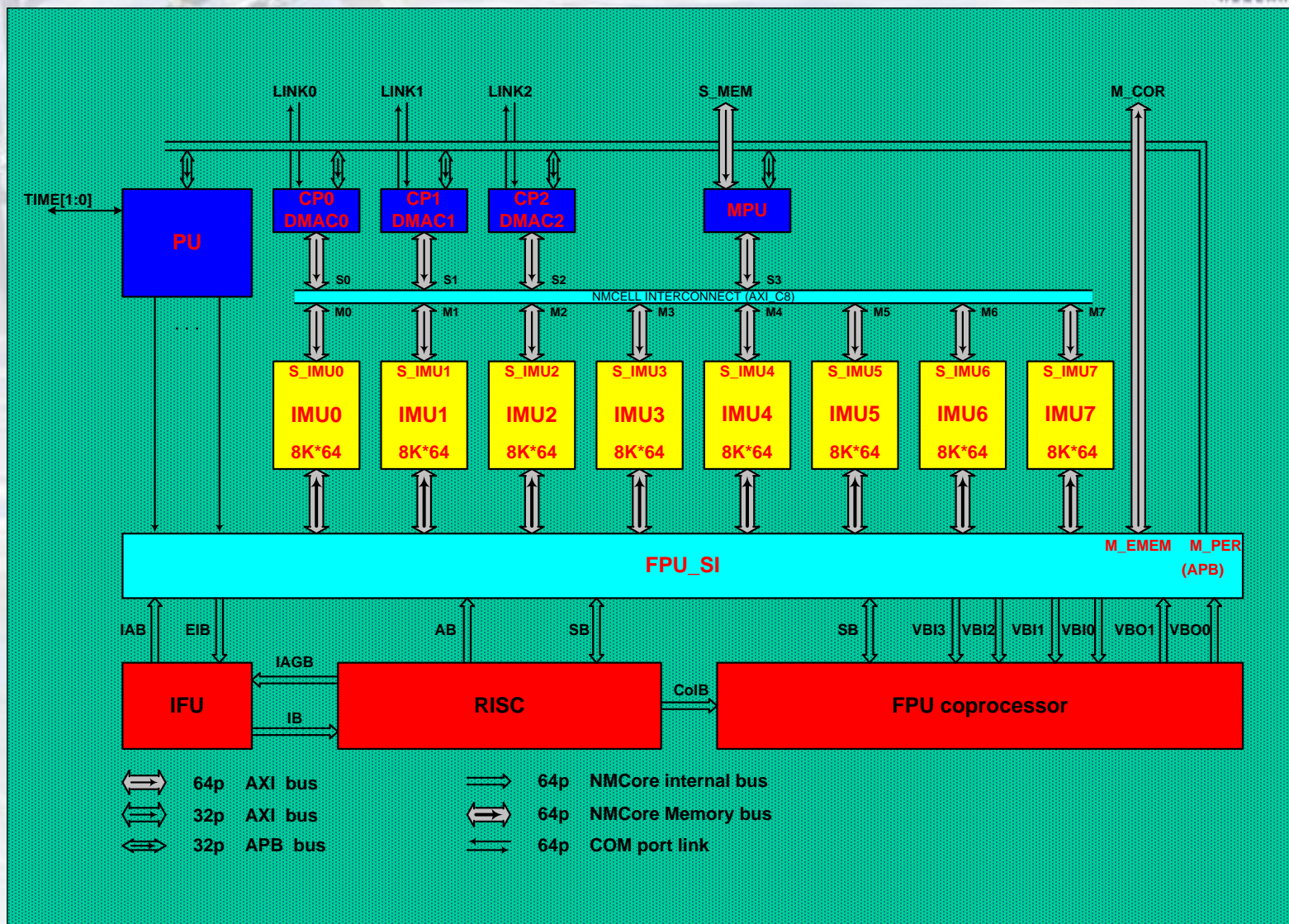
Структурная схема процессора 1879VM8Я



Карта памяти процессора 1879VM8Я

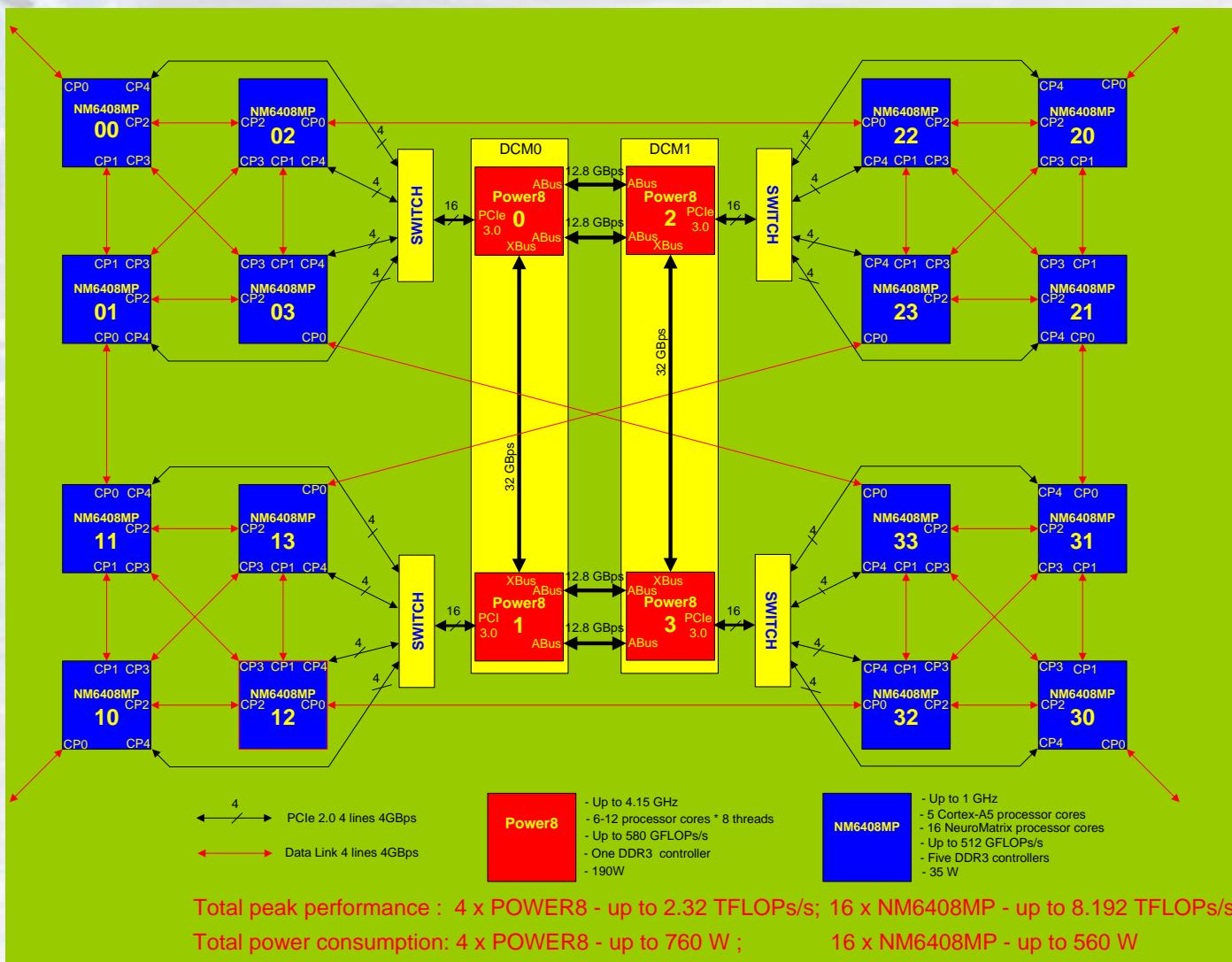


Структурная схема процессорного кластера (PC)

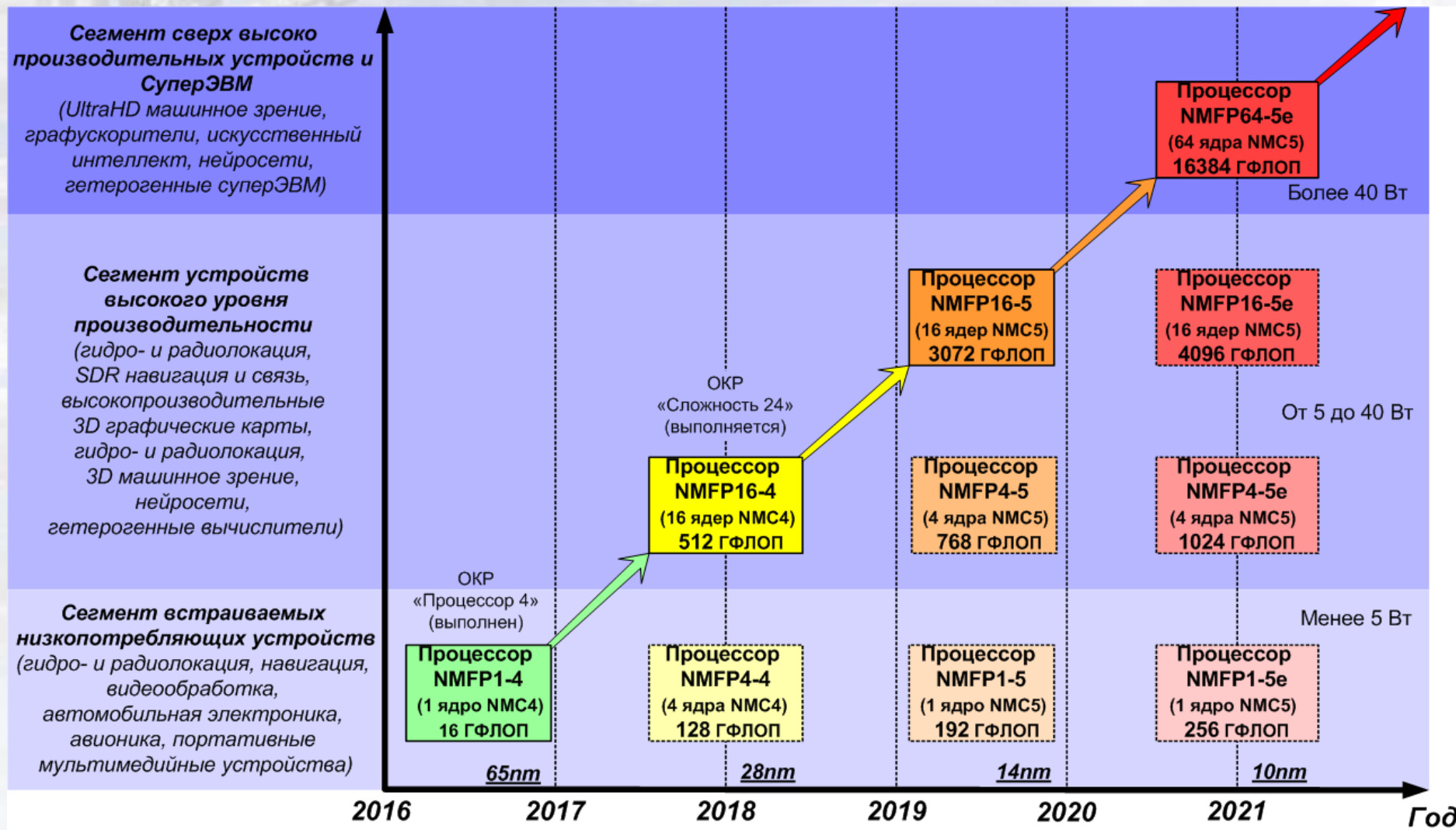


Структурная схема процессорного устройства на базе ядра NMC4 (NMPU)

Пример построения многопроцессорной гетерогенной вычислительной системы на базе Power8 и NM6408MP



Дорожная карта процессорных ядер NMC



Контактная информация

- ❖ Internet: www.MODULE.ru
- ❖ E-mail: rusales@module.ru
- ❖ тел: 495 152-9698
- ❖ факс: 495 152-4661
- ❖ Адрес: 4-я ул. 8-го марта д.3
п/я: 166, Москва,
125190, Россия