

Реализация искусственных нейронных сетей в НТЦ «Модуль»

История исследования искусственных нейронных сетей (ИНС) насчитывает уже около 50 лет. За это время интерес к ИНС то возрастал, то ослабевал. Однако число публикаций, посвященных ИНС, и сообщений о создании прикладных систем с использованием ИНС растет. ИНС зарекомендовали себя в качестве полезного инструмента во многих приложениях [1]. В области ИНС работают и отдельные исследователи, и коллективы. Один из таких коллективов — НТЦ «Модуль», где в ходе многолетних исследований были выработаны свои подходы к практическому использованию ИНС. Цель настоящего материала — продемонстрировать некоторые подходы к реализации систем обработки информации, в том числе и на базе ИНС, выработанные в НТЦ «Модуль».

Основное направление деятельности НТЦ «Модуль» связано с созданием прикладных систем цифровой обработкой информации. Причем, многообразие решаемых задач определяет то, что ИНС не обязательно является основным способом обработки информации в разрабатываемых системах. В результате создаваемые аппаратные средства, как правило, обладают определенной универсальностью, позволяющей эффективно воспроизводить на них как ИНС, так и не связанные с ИНС алгоритмы обработки информации.

Следует добавить, что в большинстве практических приложений в функционировании ИНС можно выделить два этапа: обучение и собственно работа — принятие решения. Наиболее характерные прикладные системы, связаны, как правило, со вторым из рассмотренных этапов. В силу этого, вопросы обучения ИНС ниже не рассматриваются.

ИНС и массовые операции

Исследования в области ИНС, проводимые различными авторами, позволили определить ряд конфигураций элементов и способов обучения ИНС, показавших свою эффективность. Не останавливаясь на описании этих «парадигм», информацию о наиболее характерных из которых можно почерпнуть других публикациях [1, 2], следует отметить, что ИНС, как правило, состоят из большого числа однотипных элементов — нейронов. Каждый из нейронов при этом связан с соседями. В предельном случае он связан со всеми остальными нейронами сети. Именно большое количество нейронов и связей между ними обеспечивают такие наиболее интересные свойства ИНС как, например, способность к обучению, запоминанию, обобщению и т. п.

При аппаратной реализации ИНС возможны два подхода:

- использование нейровычислителей — аппаратное моделирование структуры ИНС;
- применение нейроэмуляторов — программное моделирование вычислительного процесса в ИНС.

Очевидно, при реализации прикладных задач последний подход более перспективен в силу своей универсальности. Поэтому дальнейшее рассмотрение будет вестись именно применительно к этому подходу. Другими словами, будут рассматриваться возможности аппаратного создания нейроэмулятора на базе цифрового вычислителя — процессора или нескольких процессоров, работающих совместно.

Прежде всего, представляется полезным определить основные действия, которые требуется выполнять при реализации ИНС.

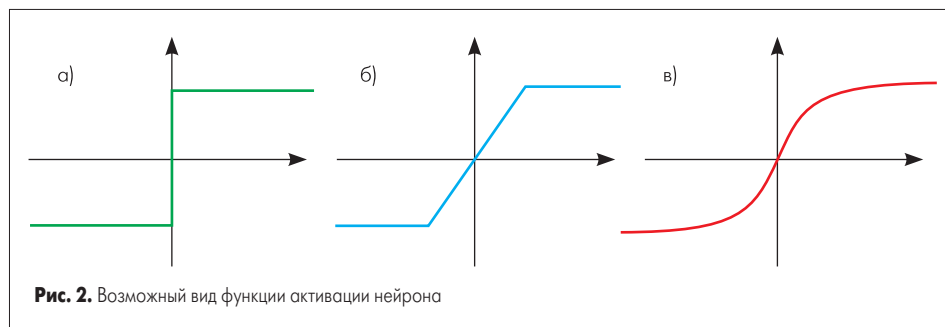
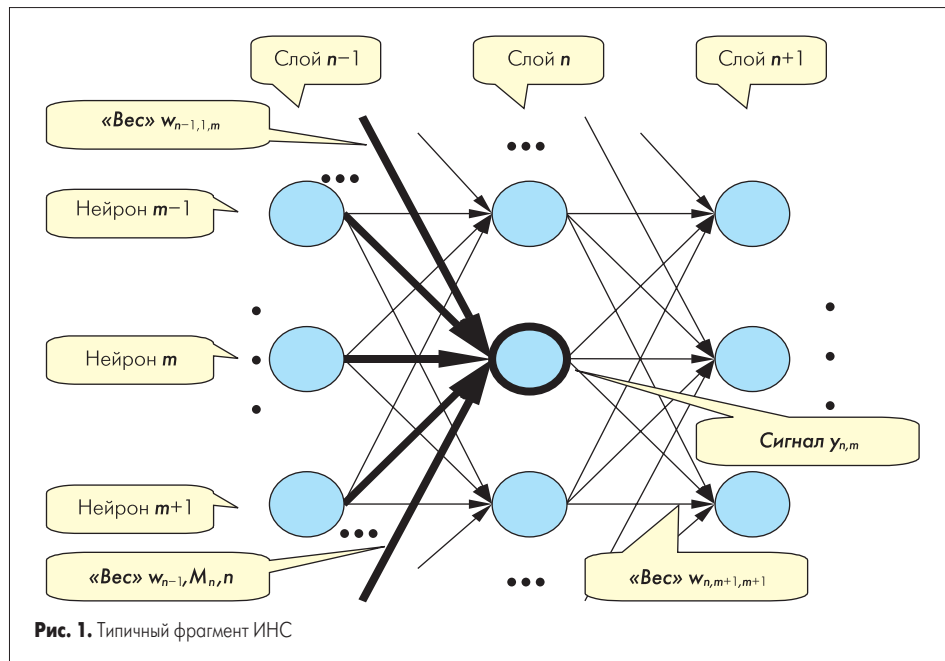
Рис. 1 отображает типичный фрагмент ИНС, каждый из N -слоев которой содержит $M_n = (n = 1...N)$ нейронов. Нейроны на рисунке изображены окружностями, связи между ними (синапсы) — стрелками. Число нейронов в такой сети составляет

$$P = \sum_{n=1}^N M_n .$$

При $M_n = const$ общее число нейронов в сети равно $P = M \times N$. Отдельный блок такой сети — m -й нейрон n -го слоя — на рисунке выделен утолщенными линиями. При функционировании сети он осуществляет операцию:

$$y_{n,m} = f \left(\sum_{k=1}^{M_n} y_{n-1,k} \times w_{n-1,k,m} \right)$$

где $f(x)$ — функция активации нейрона; $m = 1...M_n$, $k = 1...M_n$ — порядковый номер нейрона в слое; $y_{n,m}$ —



выходной сигнал m -го нейрона, принадлежащего n -му слою; $w_{n-1,k,m}$ — весовой коэффициент, соответствующей связи между k -м нейроном $n-1$ -го слоя и m -м нейроном n -го слоя.

Здесь и далее такой характерный параметр, как входное «смещение» нейрона, для простоты не рассматривается.

Наиболее характерные функции активации нейрона представляет рис. 2.

Приведенное выражение для выходного сигнала отдельного нейрона описывает операцию, которая при реализации ИНС многократно (по числу нейронов) повторяется. Такие многократно повторяющиеся операции называют «массовыми». Без учета функции активации (если принять, что $f(x) = x$), массовые операции при реализации ИНС сводятся к умножению с накоплением.

Таким образом, для реализации ИНС требуется организовать в массовых количествах выполнение операции «умножение с накоплением». При этом можно либо для каждого нейрона предусмотреть отдельный вычислитель, либо использовать $L (L \leq P)$ вычислителей, каждый из которых последовательно во времени эмулирует (P/L) нейронов. Очевидно, при практической реализации ИНС наиболее целесообразно использовать второй путь как более гибкий, хотя при этом и возникает проблема обмена (хранения) промежуточных данных.

Стремление получить высокую скорость работы ИНС определяет увеличение числа вычислителей — L . При реализации ИНС на базе цифровой техники в качестве отдельного

вычислителя можно рассматривать процессор. В итоге можно говорить о необходимости создания многопроцессорных средств аппаратной реализации нейровычислений. Такая концепция позволяет использовать ту же аппаратную базу для реализации вычислений, не связанных с ИНС.

Ускорительные платы

Исторически первые опыты по аппаратной реализации ИНС в НТЦ «Модуль» были разработаны в 90-х годах. В частности, именно тогда для увеличения вычислительной мощности персональных компьютеров были разработаны многопроцессорные ускорительные платы [3].

Так, на базе процессоров TMS320C40 производства фирмы Texas Instruments была разработана и тиражировалась уже снятая с производства в настоящее время ускорительная плата M1 (рис. 3). Основные характеристики платы M1 содержит таблица 1.

Несколько позже был создан встраиваемый VME-модуль МЦ9.01 [4] (рис. 4, табл. 2).

На основе ускорительной платы M1 и встраиваемого VME-модуля МЦ9.01 был создан ряд аппаратно-программных комплексов обработки изображений, использующих ИНС [3].

Процессор L1879BM1 (NM6403)

Накопленный опыт показал, что эффективная аппаратная реализация «массовых операций» может быть полезна не только при rea-

Таблица 1. Основные характеристики ускорительной платы M1

Тип шины	ISA
Число процессоров TMS320C40	4
Объем памяти SRAM	5 Мбайт (по 1 Мбайт на процессор + 1 Мбайт общедоступной)
Время доступа к памяти	20 нс
Объем памяти DRAM	32 Мбайт
Число внешних коммуникационных портов	8



Рис. 3. Ускорительная плата M1

Таблица 2. Основные характеристики встраиваемого VME-модуля МЦ9.01

Тип шины	VME
Число процессоров TMS320C40	6
Объем памяти SRAM	7 Мбайт
Объем памяти DRAM	64 Мбайт
Объем энергонезависимой памяти	1 Мбайт
Число портов RS232	2
Число внешних коммуникационных портов	6

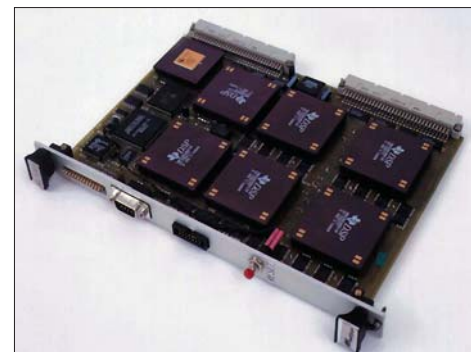


Рис. 4. Встраиваемый VME-модуль МЦ9.01

лизации ИНС, но и при создании различных приложений, не связанных напрямую с ИНС. К таким приложениям относится, в частности, обработка изображений.

Концепция эффективной реализации «массовых операций» являлась одной из посылок при разработке в НТЦ «Модуль» оригинального процессора цифровой обработки сигналов [5, 6]. Этот процессор, получивший маркировку L1879BM1 (NM6403) и наименование «нейроматрица», был впервые изготовлен в 1998 году на фабрике Samsung по технологии CMOS 0,5 мкм (рис. 5, табл. 3).

Коммуникационные порты этого процессора выполнены совместимыми с портами процессора TMS320C40.

Не вдаваясь в особенности устройства этого процессора, рассмотренные в отдельной публикации [7], следует отметить его важное в данном контексте свойство. Этот процессор

Таблица 3. Основные характеристики процессора Л1879ВМ1 (NM6403)

Тактовая частота	40 МГц
Напряжение питания	3,0–3,6 В
Потребляемая мощность	1,3 Вт
Тип корпуса	256 BGA
Основные вычислительные узлы	управляющее RISC ядро + векторный сопроцессор («нейроматрица»)
Разрядность операндов	1...64



Рис. 5. Процессор цифровой обработки сигналов Л1879ВМ1 (NM6403)

имеет в своем составе такой вычислительный узел, как векторный сопроцессор. Матричная структура этого узла и определила появление у процессора наименования «нейроматрица».

Векторный сопроцессор представляет собой матричную структуру размером 64×64 ячейки (одна ячейка соответствует одному двоичному разряду), вычисления в которой производятся за 1 рабочий такт процессора. Подобная структура обеспечивает возможность эффективного выполнения массовых операций, что связано с возможностью программной деления разрядной сетки процессора — свойством, весьма полезным при работе с данными малой разрядности. Под малой разрядностью тут понимаются данные, имеющие число значащих разрядов, существенно меньшее, чем число разрядов процессора (равное 64). На практике к таким данным можно отнести, например, монохромные телевизионные изображения, разрядность которых обычно не превосходит 8.

Рассмотрим, что дает такая возможность на простом примере. Пусть требуется выполнить вычисления, описываемые выражением

$$y = \sum_{i=1}^M x_i \times w_i .$$

Причем $M = 8$, x_i и w_i имеют разрядность, не превышающую 8, а разрядность произведений $x_i \times w_i$ и накапливаемой суммы y не превосходит 20. Тогда ячейки векторного сопроцессора (матрицу) можно разделить на 3 вертикальных столбца шириной по 20 разрядов каждый ($20 \times 3 < 64$). Каждый из этих столбцов имеет «высоту» 64 ячейки. В свою очередь, каждый из столбцов делится по «высоте» на 8 групп по $64/8 = 8$ ячеек. В итоге, каждый из трех столбцов способен осуществлять вычисление величины, что соответствует 8 умножениям с накоплением за 1 такт.

Использование всех трех столбцов даст 24 умножения с накоплением за 1 такт соответственно. Другими словами, деление разрядной сетки матричного процессора в данном случае эквивалентно 24-кратному увеличению производительности (тактовой частоты)

процессора по сравнению со случаем, когда за один такт выполняется только одна операция (умножение или сложение).

Конечно, не всегда удастся так эффективно, как в рассмотренном примере, разделить разрядную сетку. Тем не менее, в большинстве практических случаев продемонстрированный механизм дает существенный эффект, платой за который, в худшем случае, может послужить только некоторое усложнение программы.

В итоге, за счет использования векторного сопроцессора «нейроматрица» позволяет эффективно эмулировать ИНС.

Следует добавить, что в приведенном примере входное «смещение» нейрона для простоты опускается, хотя возможность его использования в «нейроматрице» аппаратно реализована. Применительно к реализации ИНС следует добавить также, что Л1879ВМ1 (NM6403) аппаратно реализует функции активации, сходные с теми, которые изображает рис. 2а и 2б. При этом реализованная аппаратно функция, соответствующая кривой а, смещена по вертикали.

В тех случаях, когда использовать возможности векторного сопроцессора не удастся, для вычислений используется RISC-ядро процессора Л1879ВМ1 (NM6403).

Инструментальные модули

Практика показала, что для эффективной разработки приложений на базе некоторой микросхемы полезно иметь инструментальные модули (ИМ), выполненные на ее основе. Под ИМ тут понимается модуль, предназначенный для установки в персональном компьютере и содержащий требуемую микросхему с элементами его «обвязки», обеспечивающими работу микросхемы и взаимодействие ИМ с персональным компьютером.

НТЦ «Модуль» постоянно создает и усовершенствует ИМ на базе разрабатываемых микросхем [8]. Так же дело обстоит и с процессором Л1879ВМ1 (NM6403).

С момента появления первой партии этих процессоров был создан целый ряд ИМ, в том числе уже снятые с производства модули МЦ4.01, МЦ4.02 и выпускаемый в настоящее время модуль МЦ4.31 [9] (табл. 4, рис. 4, 6, 7).

Инструментальные модули дают возможность при минимальных затратах на аппаратуру получить реально работающее устройство на базе актуальной микросхемы (процессора), позволяющее на практике ознакомиться с работой этой микросхемы, а также провести отработку локальных задач.

Аппаратные средства

Рассмотренные выше ИМ позволяют провести отработку локальных задач, однако их ресурсы могут оказаться недостаточными для решения комплексных прикладных задач. Поэтому, наряду с ИМ, в НТЦ «Модуль» разрабатываются и выпускаются более мощные и универсальные аппаратные средства (АС) на базе процессора Л1879ВМ1 (NM6403).

К таким АС можно отнести, в частности, модуль цифровой обработки сигналов МЦ4.04 [10]

Таблица 4. Основные характеристики ИМ

Инструментальный модуль	МЦ4.01	МЦ4.02	МЦ4.31
Тип шины	PCI	PCI	PCI
Число процессоров Л1879ВМ1 (NM6403)	2	1	1
Объем памяти SRAM	2–8 Мбайт	0,5 Мбайт	4 Мбайт
Объем памяти EDO DRAM	64 Мбайт	32 Мбайт	
Число внешних коммуникационных портов	4	2	2



Рис. 6. ИМ МЦ4.01



Рис. 7. ИМ МЦ4.02



Рис. 8. ИМ МС4.31

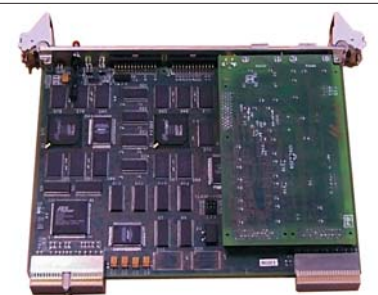


Рис. 9. Модуль цифровой обработки сигналов МЦ4.04 с мезонинным модулем видеоввода МЦ4.05



Рис. 10. Устройство видеобработки ВМ1

Таблица 5. Основные характеристики АС

	МЦ4.04	ВМ1
Тип шины	CompactPCI	PCI/CompactPCI
Число процессоров Л1879ВМ1 (NM6403)	4	2/4
Объем памяти SRAM	24 Мбайт	8/16 Мбайт
Объем памяти DRAM	128 Мбайт	16 Мбайт
Объем энергонезависимой памяти	1 Мбайт	1 Мбайт
Число видеовыводов	1 МЦ4.05	1/2
Число интерфейсов RS232		1/2
Число интерфейсов RS485		1/2
Число внешних коммуникационных портов	8	1/2

и устройство видеобработки ВМ1 [11] (рис. 9–10, табл. 5). Упомянутые АС дополнительно могут комплектоваться модулями видеоввода, МЦ4.05 и МЦ4.27 (МЦ4.23) соответственно, что позволяет вводить оцифрованные потоки изображений непосредственно в память, доступную процессору АС.

Особенно стоит остановиться на устройстве ВМ1. Имеется ряд унифицированных модулей (МЦ4.20, МЦ4.21, МЦ4.23, МЦ4.26, МЦ4.27), позволяющих компоновать это устройство как из деталей конструктора, по необходимости изменяя тем самым его характеристики (табл. 5).

Обычный порядок использования рассмотренных АС предполагает их установку в персональный компьютер (ПК). ПК обеспечивает питание АС, хранение программы, ее загрузку в память АС перед началом работы, а также, по необходимости, ввод обрабатываемых данных, управление режимом работы, получение результатов обработки в АС, их отображение и хранение. Кроме того, ПК используется при разработке и отладке программ для АС.

Наличие энергонезависимой памяти АС позволяет, кроме прочего, хранить в этой памяти программу. В итоге при обеспечении подачи соответствующего питания имеется возможность использовать такие АС автономно, вне ПК.

Следует отметить, что рассмотренные АС сохранили совместимость по портам с TMS320C40.

Типовая структура аппаратных средств

Типовую структуру АС отображает рис. 11. На нем использованы обозначения: АС1, АС2 — два идентичных АС, NM — процессор Л1879ВМ1 (NM6403), РС — персональный компьютер, М — локальная память соответствующего процессора, SM — память, доступная всем процессорам и РС (через шину). Пунктиром показаны связи, осуществляемые через коммуникационные порты (TMS320C40-совместимые Link). Утолщенными линиями показаны связи, выполненные кабелями (шлейфами).

Следует отметить, что временное разделение доступа к памяти, обозначенной как SM, обеспечивается программно.

Внутри АС обмен данными между процессорами может осуществляться как посредством Link, так и через общую память (SM). В итоге подобная структура позволяет организовать как параллельную, так и конвейерную обработку информации.

Рис. 11 иллюстрирует также и то, как несколько АС (АС1 и АС2) могут быть объеди-

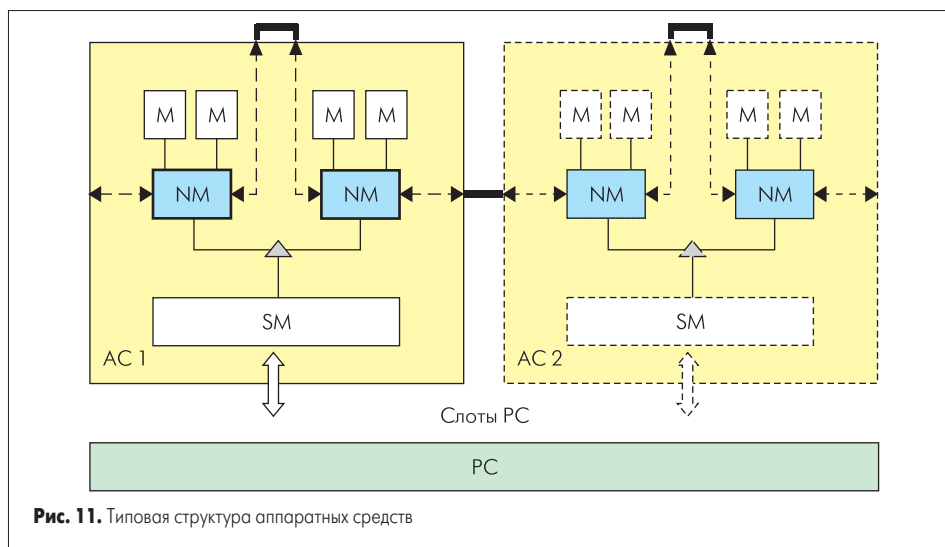


Рис. 11. Типовая структура аппаратных средств

нены в единое устройство. Последнее может оказаться актуальным при необходимости увеличения числа процессоров по сравнению с тем, которое имеется на отдельном АС. В этом случае информационный обмен между АС1 и АС2 может быть организован либо через шину РС, либо через коммуникационные порты.

Фактически структура АС, изображенного на данном рисунке, соответствует рассмотренному выше ИМ МЦ4.01. Другие ИМ и АС из числа рассмотренных выше обладают сходной структурой. Отличия сводятся, в основном, к числу процессоров.

Реализация прикладных систем

Создание и отработка ПО

При создании прикладных систем обработки информации важное место занимает разработка и отладка прикладного программного обеспечения (ПО). Стремление сократить общие сроки разработки системы определяет необходимость параллельного создания как специализированных аппаратных средств, так и ПО для них. Тут в НТЦ «Модуль» успешно используется следующий подход.

При разработке ПО наибольшую трудоемкость имеет, как правило, программирование рассмотренных выше массовых операций на процессоре. Для того чтобы можно было начать разработку ПО, даже при отсутствии процессора, создан программный эмулятор процессора Л1879ВМ1 (NM6403), функционирующий на персональном компьютере.

Использование рассмотренных выше ИМ позволяет не только вести разработку ПО, ориентированного на отдельный процессор, но и отлаживать элементы многопроцессорной задачи. При этом предполагается, что требуемое число процессоров формируется за счет комплексирования нескольких ИМ.

Еще большее удобство дает применение АС, обладающих большими, по сравнению с ИМ, аппаратными ресурсами и возможностями по имитации аппаратуры, для которой предназначено обрабатываемое ПО.

Таким образом, использование эмулятора процессора Л1879ВМ1 (NM6403), а также ИМ и АС на его базе позволяет вести создание и отработку прикладного ПО параллельно с раз-

работкой специализированных аппаратных средств, для которых это ПО предназначено.

Алгоритм решения прикладной задачи

Можно сформулировать два подхода к решению некоторой задачи на базе ИНС. Их удобно проиллюстрировать на примере задачи классификации изображения. Если говорить в терминах признаков, описывающих анализируемое изображение, то задача классификации может быть сведена к разбиению области многомерного пространства (пространства признаков) на несколько областей. Сами признаки при этом выступают как некий промежуточный результат обработки входной информации.

Тогда первый из возможных подходов заключается в том, чтобы использовать ИНС достаточно сложной структуры. Утрируя ситуацию, можно говорить, что такая ИНС должна принимать решение на основании анализа исходного изображения и, следовательно, обеспечивать решение задачи в один прием без получения промежуточных данных (признаков). В терминах признаков это обозначает, что ИНС должна автоматически сформировать достаточно сложную разделяющую гиперплоскость. Издержки этого пути — усложнение структуры ИНС, процесса ее обучения.

Другой подход предполагает использование знаний из конкретной предметной области для того, чтобы от исходной информации за счет так называемой предобработки перейти к некоторому набору признаков. Предполагается, что предобработка позволяет снизить размерность данных, подлежащих распознаванию. Иначе говоря, она существенно упростит упомянутую выше гиперплоскость. Это позволяет принципиально упростить ИНС, а значит, и увеличить надежность получаемых решений.

Сказанное выше можно перефразировать следующим образом. Задачу обработки информации можно условно разбить на два последовательных этапа:

- предобработка данных (снижение размерности входных данных);
- распознавание.

Первый этап в значительной мере базируется на знаниях конкретной предметной области и обеспечивает уменьшение размерности исходной информации, поступающей на вход

второго этапа. Второй этап в данном случае предполагает использование ИНС. Применение первого этапа позволяет существенно упростить реализацию второго этапа, повышая в итоге надежность решения задачи в целом.

Предлагаемое деление воплощает утверждение о том, что при обработке изображения некоторые промежуточные результаты, наличие которых существенно упрощает общее решение, могут быть получены относительно простыми способами [12]. В данном случае использование предобработки позволяет упростить конфигурацию ИНС и уменьшить сложность (и время) обучения ИНС до значений, обеспечивающих эффективную реализацию.

Использование массовых операций

Использование аппаратуры, рассчитанной на эффективное выполнение массовых операций, делает целесообразным сведение к таким операциям и алгоритмам, первоначально не предполагающих такую возможность. Это, конечно, приводит к необходимости поиска новых алгоритмических решений, но в некоторых случаях дает возможность повысить скорость обработки информации.

Настоящее положение может быть проиллюстрировано на примере задачи сегментации изображения. На экспериментальных данных показано, что для разряженных изображений построение алгоритма сегментации на базе рассмотренных массовых операций позволяет сократить время счета вдвое по сравнению с традиционной реализацией этого алгоритма [13].

Примеры решения прикладных задач

Эффективность описанных подходов к созданию прикладных аппаратно-программных комплексов обработки информации на базе ИНС иллюстрируют, в частности, такие разработки НТЦ «Модуль», как «Трафик-Монитор» — интеллектуальный детектор транспорта [14] или многопроцессорный комплекс обработки видеоинформации [15].

Оба комплекса обеспечивают в реальном масштабе времени многопроцессорную обработку изображений, формируемых телевизионной камерой. Первый из них предназначен для работы с неподвижно закрепленной телекамерой и обеспечивает при работе в жестких по освещенности и климату условиях обнаружение и подсчет движущихся транспортных средств,

а также их классификацию. Второй комплекс, работая с подвижной камерой, способен обеспечить обнаружение и классификацию как динамических, так и статических объектов заранее заданных классов (транспортных средств), а также сопровождение произвольных объектов.

Заключение

Настоящая работа не претендует на полноту освещения современных тенденций цифровой обработки информации и использования искусственных нейронных сетей (ИНС). Представленные материалы лишь иллюстрируют практические подходы к созданию аппаратно-программных комплексов, использующих ИНС. При этом реализация ИНС рассматривается не как конечная цель, а как удобный аппарат, который в комплексе с другими методами обеспечивает решение некоторой прикладной задачи на базе цифровой обработки информации.

Основное содержание предлагаемых подходов сводится к следующим моментам:

- создание прикладных систем обработки информации часто связано с использованием массовых операций, для реализации которых выгодно использовать соответствующие аппаратные средства, к которым можно отнести процессор Л1879ВМ1 (NM6403) и аппаратуру на его основе;
- при использовании аппаратуры, эффективно реализующей массовые операции, целесообразно свести к таким операциям возможно большую часть используемых алгоритмов;
- программный эмулятор процессора Л1879ВМ1 (NM6403), инструментальные модули и аппаратные средства на основе этого процессора позволяют вести разработку программного обеспечения параллельно с разработкой специализированных аппаратных средств, для которых оно предназначено;
- при создании приложений с использованием ИНС целесообразно максимально использовать знания конкретной предметной области для предобработки информации, с тем чтобы упростить задачи, возлагаемые на ИНС, что может позволить получить более надежное решение без усложнения структуры ИНС и процесса ее обучения.

Литература

1. А. А. Ежов, С. А. Шумский. Нейрокомпьютеринг и его применение в экономике и бизнесе. М.: МИФИ 1998. <http://neuroschool.narod.ru/books/ezshncmp.html>.
2. Ф. Уоссермен. Нейрокомпьютерная техника: Теория и практика <http://cs.mipt.ru/docs/comp/rus/develop/neuro/neurocomputing/index.html>.
3. Ю. Борисов, В. Кашкаров, С. Сорокин. Нейросетевые методы обработки информации и средства их программно-аппаратной поддержки // Открытые системы. 1997. № 04. <http://www.osp.ru/os/1997/04/38.htm>.
4. <http://www.module.ru/ruproducts/dspmod/mc901.shtml>.
5. Д. Фомин, В. Черников, П. Виксне, М. Яфраков, П. Шевченко. DSP и RISC объединились // Открытые системы. 1999. № 5–6. <http://www.osp.ru/os/1999/05-06/04.htm>.
6. <http://www.module.ru/ruproducts/proc/nm6403.shtml>.
7. В. Черников, П. Виксне, Д. Фомин. Однокристалльный цифровой нейропроцессор с переменной разрядностью операндов. // Приборостроение. 1996. Т. 39. № 7. <http://www.module.ru/articles/priborostroenie/pr1.html>.
8. <http://www.module.ru/ruproducts/dspmod.shtml>.
9. <http://www.module.ru/ruproducts/dspmod/mc2301.shtml>.
10. <http://www.module.ru/ruproducts/dspmod/mc404.shtml>.
11. <http://www.module.ru/ruproducts/dspmod/bm1-r.shtml>.
12. Д. Марр. Зрение. Информационный подход к изучению представления и обработки зрительных образов. М.: Радио и связь. 1987.
13. О. Аксенов. Сравнение алгоритмов сегментации / VII Международная конференция «Цифровая обработка сигналов и ее применение» (DSPA-2005). Выпуск VII-2. М.: 2005.
14. <http://www.module.ru/ruproducts/apsys/tm.shtml>.
15. О. Аксенов. Распределение вычислительного процесса в многопроцессорном комплексе обработки видеоинформации // Цифровая обработка сигналов. 2004. № 2.