

ОТЕЧЕСТВЕННЫЙ ПРОЦЕССОР ЦИФРОВОЙ ОБРАБОТКИ СИГНАЛОВ NM6403 —

Поверить, что российская фирма создала современный сигнальный процессор, трудно. Однако факт – НТЦ “Модуль” разработал и производит процессор цифровой обработки сигналов NeuroMatrix® NM6403, не только не уступающий, но в ряде задач превосходящий лучших представителей семейства DSP, включая TMS320C40 и TMS320C62x лидирующей в этой области фирмы Texas Instruments. НТЦ “Модуль” вместе с процессором предлагает полный “джентльменский” набор инструментов для разработки, обеспечивает техническую поддержку, обучение и консультации. Трудно преувеличить значимость отечественного процессора ЦОС для связи и телекоммуникаций, защиты информации, обработки изображения и т.д. Появление подобного изделия в России сегодня – подлинное чудо. И оно свершилось.

КРАТКАЯ ПРЕДЫСТОРИЯ

В прошлом номере мы рассказывали о работах НТЦ “Модуль” в области нейросетевых технологий. Напомним, что одно из направлений деятельности фирмы – создание программно-аппаратных комплексов для решения прикладных задач, связанных с обработкой сигналов различной природы, распознавания образов, целеуказания, нечеткого поиска, самообучения и т.д. Эти задачи требуют существенных вычислительных ресурсов, тем более что решаются они в нейросетевом базисе. Для увеличения вычислительной мощности применяют специальные ускорительные платы – нейроускорители. Они строятся на основе как универсальных процессоров цифровой обработки сигналов (ЦОС, DSP), так и специа-

лизованных нейрочипов. Так, в “Модуле” был разработан ряд ускорительных плат, содержащих от четырех до шести процессоров TMS320C40 фирмы Texas Instruments (TI). Однако достаточно скоро технические и стоимостные характеристики универсальных сигнальных процессоров перестали удовлетворять разработчиков, и встал вопрос о разработке собственного нейрочипа – специализированного процессора для систем эмуляции нейронных сетей.

Математическая модель искусственного нейрона описывается выражением $y_i = f(WX) = f(U_i + \sum w_{ij}x_j)$, где y_i – выход i -го нейрона, W – матрица весовых коэффициентов, X – вектор входных значений, U_i – константа, $f()$ – функция активации. Следовательно, основное назна-

ЧУДО СВЕРШИЛОСЬ

И. Шахнович

чение нейрочипа – быстро производить умножение матрицы на вектор, т.е. выполнять параллельные операции умножения с накоплением. На создании такого процессора и сосредоточили свои усилия разработчики НТЦ “Модуль”. В результате был создан процессор со столь удачной архитектурой (NeuroMatrix), что, помимо задач эмуляции нейронных сетей, его с успехом можно применять как универсальный процессор ЦОС.

АРХИТЕКТУРА ПРОЦЕССОРА

Процессор NM6403 представляет собой высокопроизводительный микропроцессор, сочетающий в себе черты двух современных архитектур: VLIW (Very Long Instruction Word) и SIMD (Single Instruction Multiple Data) (рис. 1). Разработчики называют его “DSP-ориентированный RISC”. Тактовая частота – 50 МГц; напряжение питания – от

3,0 до 3,6 В; потребляемая мощность – 1,3 Вт (при тактовой частоте 50 МГц). Основные вычислительные узлы процессора – управляющее RISC-ядро и векторный сопроцессор. **RISC-ядро** – это центральный процессорный узел, выполняющий все основные функции по управлению работой кристалла. Кроме того, RISC-процессор производит арифметико-логические и сдвиговые операции над 32-разрядными скалярными данными и формирует 32-разрядные адреса команд и данных при обращениях к внешней памяти. Длина команды – 32 и 64 разряда (обычно в команде выполняются две операции). Процессор реализует пятиступенчатый 32-разрядный конвейер. Адресное пространство – 16 Гбайт, два адресных генератора, восемь регистров общего назначения и восемь адресных регистров.

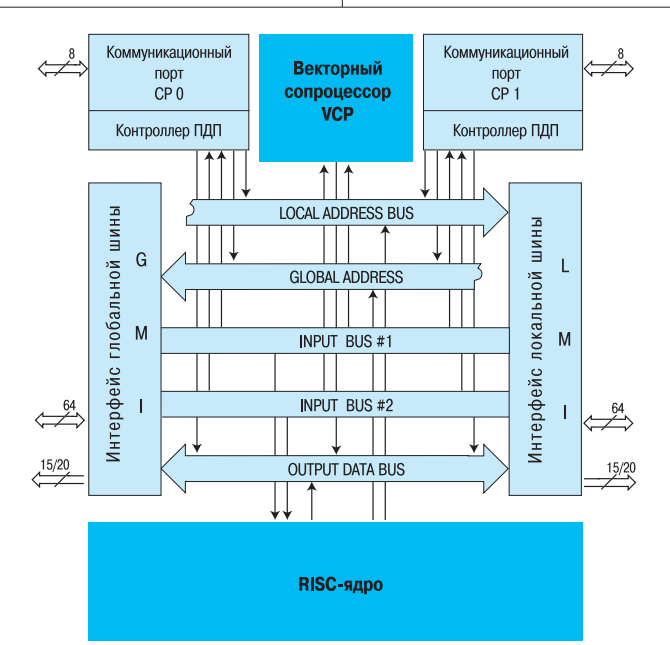


Рис. 1. Архитектура процессора NM6403

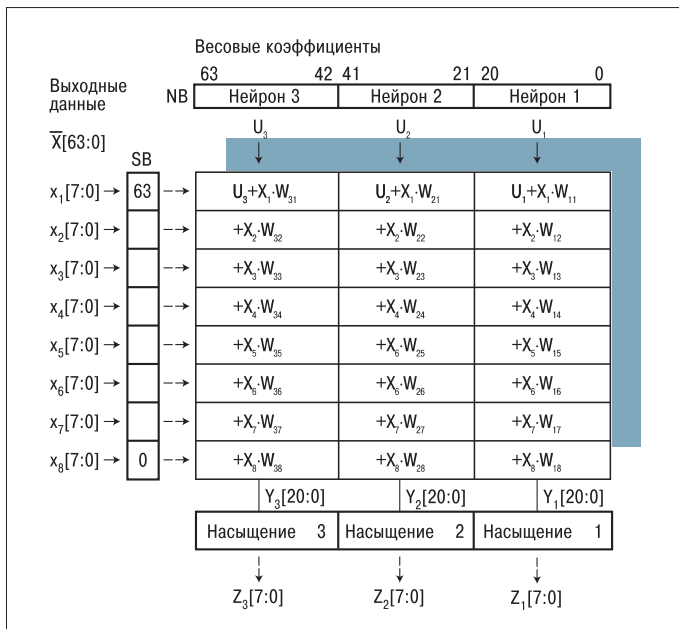


Рис. 2. Структура операционного устройства векторного сопроцессора

Любая инструкция выполняется за один такт. **Векторный сопроцессор** предназначен для арифметических и логических операций над 64-разрядными векторами данных программируемой разрядности. Обмен данными между основными узлами процессора происходит по трем внутренним шинам, двум входным и одной выходной.

GMI и LMI – два одинаковых блока программируемого интерфейса с локальной и глобальной 64-разрядными внешними шинами. К каждой из них может быть подключена внешняя память, содержащая до 2^{31} 32-разрядных ячеек. Обмен данными с внешней памятью осуществляется как 32-, так и 64-разрядными словами (NM6403 одновременно выбирает две соседние ячейки памяти). Каждый блок программируемого интерфейса позволяет работать с двумя банками внешней памяти различного объема, типа (DRAM, SRAM, Flash ROM, EDO DRAM и т.д.) и быстродействия без дополнительного оборудования. Предусмотрена аппаратная поддержка режима разделяемой памяти для различных мультипроцессорных конфигураций внешних шин.

CP1 и CP2 – идентичные коммуникационные порты, обеспечивающие информационный обмен по двунаправленной восьмиразрядной шине. Они необхо-

димы для построения высокопроизводительных мультипроцессорных систем и полностью совместимы с коммуникационными портами процессора TMS320C4x. Каждый коммуникационный порт имеет встроенный контроллер прямого доступа к памяти (ПДП, DMA), позволяющий обмениваться 64-разрядными данными с памятью на внешних шинах.

ВЕКТОРНЫЙ СОПРОЦЕССОР

Векторный сопроцессор – основной функциональный элемент NM6403. Именно его архитектуре **NeuroMatrix** обязаны своими уникальными свойствами сигнальный процессор в целом. Структурно он представляет из себя матрично-векторное операционное устройство и набор регистров различного назначения.

Операционное устройство (ОУ) – регулярная матричная структура 64x64 ячейки (рис. 2). Матрица может быть произвольно разделена на столбцы и строки. В образовавшиеся после разделения макроячейки загружаются весовые коэффициенты w_{ij} . На вход матрицы подается вектор входных данных X . Каждому элементу вектора $X=(x_1, x_2, \dots, x_n)$ соответствует строка матрицы. Ширина строки (в битах) – разрядность данного элемента входных данных. В макроячейках происходит умножение элемента ве-

ктора входных данных на весовой коэффициент и сложение со значением верхней ячейки (либо значений входов U_j). Таким образом для каждого столбца вычисляется скалярное произведение $y_i = U_j + \sum w_{ij} x_j$. Для снижения разрядности выходных данных и защиты от арифметического переполнения используется программируемая функция насыщения (рис. 3) – аналог функции активации нейрона. На языке нейронных сетей можно сказать, что строки матрицы соответствуют синапсам, весовые коэффициенты – аксонам (выходам) нейронов – ОУ эмулирует фрагмент нейронной сети. Операнды и выходные значения упаковываются в 64-бит слово. Все операции в матрице ОУ производит параллельно, за один такт. Загрузка весовых коэффициентов происходит за 32 такта. Однако в векторном сопроцессоре есть “теневая” матрица, в которую весовые коэффициенты можно загружать в фоновом режиме. Переключение “теневого” и рабочей матрицы занимает один такт.

Важнейшая особенность операционного устройства – работа с операндами произвольной длины (даже не кратной степени двойки) в диапазоне 1–64 бит. Этим достигается оптимальное соотношение между скоростью и точностью вычислений: при однократных операндах на тактовой частоте 50 МГц производительность составит 14400 ММАС (миллионов операций умножения с накоплением) или 50000 MOPS (миллионов логических операций в секунду), при 32-битовых операндах и 64-бит результате она станет номинальной – 50 ММАС. Однако чем длиннее данные, тем выше точность вычислений. Уме-

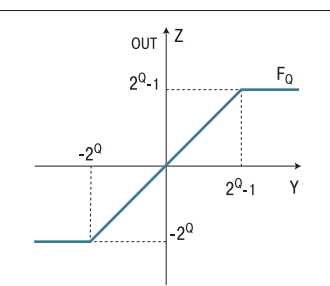


Рис. 3. Программируемая функция насыщения

ние динамично, в процессе вычислений изменять разрядность операндов позволяет повысить производительность в тех случаях, когда обычные процессоры работают “вхолостую”, с избыточной точностью.

КОММУНИКАЦИОННЫЕ ВОЗМОЖНОСТИ ПРОЦЕССОРА

Важное свойство процессора NM6403 – возможность работы в мультипроцессорной сети. Объединение процессоров осуществляется как через внешние шины (GMI и LMI), так и посредством коммуникационных портов CP1 и CP2. При совместно используемой памяти на внешней шине без дополнительных устройств могут работать два процессора NM6403.

Выделяются три основных вида архитектуры мультипроцессорной системы на базе NM6403. Архитектура с совместно используемой памятью (рис. 4а) подразумевает доступность глобальной памяти нескольким процессорам. При архитектуре с распределенной памятью каждый процессор имеет свою локальную память, а взаимодействуют они через коммуникационные порты (рис. 4б). При смешанной архитектуре каждый процессор обладает локальной памятью, а совместно с другими процессорами ему доступна глобальная память (рис. 4в). Архитектура с единой глобальной памятью целесообразна при объединении небольшого числа процессоров. Когда их много, затраты на доступ в глобальную память возрастают и становится предпочтительней архитектура с распределенной памятью.

На базе процессора NM6403 можно строить вычислительные сети различной конфигурации, например двунаправленные конвейерные структуры, типа двухмерной решетки, кольцеобразные и т.д. Поскольку коммуникационные порты NM6403 аппаратно совместимы с портами DSP TMS320C40, его можно использовать в качестве коммутирующего элемента. У TMS320C40 шесть коммутационных портов, что позволяет создавать сети практически любого

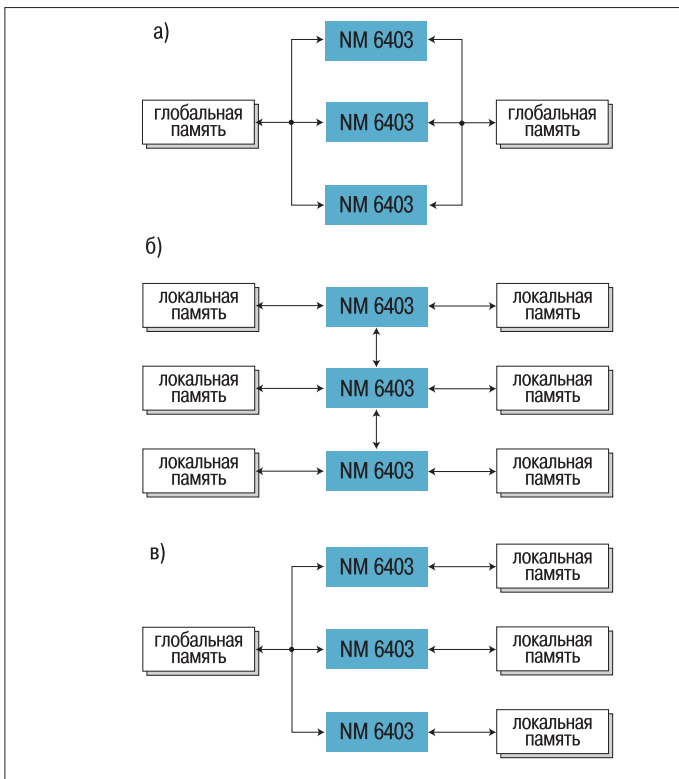


Рис. 4. Архитектура мультипроцессорных систем на базе NM6403:
 а) с совместно используемой памятью, б) с распределенной памятью,
 в) смешанная

вида – древовидные, типа трехмерной решетки и т.д. (рис. 5).

РЕЗУЛЬТАТЫ РАБОТ

Проект NM6403 был разработан в 1996 году с помощью САПР Cadence фирмы Cadence Design Systems (США) методом полуавтоматического проектирования. Первая партия кристаллов произведена в 1998 году на фабрике фирмы Samsung по 0,5-мкм КМОП-технологии. Корпус – BGA256 (Ball Grid Array). Новый процессор успешно прошел весь комплекс испытаний – на механические, климатические и другие воздействия. Проведенные тесты подтвердили надежды разработчиков – NM6403 выглядит очень достойно не только среди нейрочипов (табл. 1), но и на фоне универсальных ЦОС-процессоров (поддерживающих арифметику с фиксированной точкой) ведущих мировых производителей (табл. 2).

Так, быстрое преобразование Фурье (БПФ, 256 точек, 32-разрядные данные) производится за 4070 тактов – 80 мкс на частоте 50 МГц. Еще больше впечатляют результаты для задачи преобразования Уолша-Адамара (WHT) – 21 шаг WHT с исходными данны-

ми длиной пять бит выполняется за 0,34 с. Процессор Alpha (DEC) с частотой 530 МГц производит данное преобразование за то же время! Отметим, что WHT используется в алгоритмах сжатия речи, в том числе в CDMA-технологии связи – перспективной и бурно развивающейся. Фильтр Собеля для обработки видеоизображений, реализованный на одном процессоре NM6403, работает со скоростью 68 кадров в секунду. Для сравнения – аналогичная система на базе TMS320C40 требовала шести процессоров. Сеть прямого распространения (1024 слоя, 1024 нейронов в слое) эмулируется за 1,54 с. В целом, на задачах класса матрица-матрица и вектор-матрица NM6403 существенно превосходит конкурентов в производительности. Для вектор-векторных вычислений результаты оказываются на уровне мировых лидеров или чуть уступают им (табл. 3). Но поскольку основные виды операций при обработке сигналов – умножение вектора либо матрицы на матрицу, результаты впечатляют.

На базе процессора построена ускорительная плата МЦ 4.01 (NM1) для PCI-шины. Она включает два процессора NM6403, до 8 Мбайт статической и 64 Мбайт динамической памяти. Четыре коммуникационных порта (скорость обмена – 20 Мбайт/с) позволяют легко стыковать плату с любым устройством на базе TMS320C4x.

Кроме того, НТЦ предлагает специальный модуль (TIM), выполненный в соответствии с внутренним стандартом Texas Instruments. Он содержит процессор NM6403, 1 Мбайт флэш-памяти, 1 Мбайт SRAM и 64 Мбайт DRAM, два коммуникационных порта.

Сам по себе процессор – это еще далеко не все. Разработчику необходимы средства поддержки – программные и аппаратные. В НТЦ “Модуль” создан комплект необходимых инструментов – компилятор C++, ассемблер, редактор связей, библиотека загрузки и обмена, набор системных и прикладных библиотек, отладчик, программный эмулятор (на уровне инструкций и на уровне тактов процессора). Подготовлена необходимая документация. На сайте фирмы (<http://www.module.ru/ruproducts/nm6403sw.html>) доступна бесплатная демо-версия программных средств разработки – SDK v.1.2. Она включает компилятор и средства отладки

программ; документацию, описывающую язык ассемблера, и устройство процессора, а также примеры программ с подробными комментариями.

ЧТО ДАЛЬШЕ

Фирма не стоит на месте. Уже анонсирован ЦОС-процессор следующего поколения – NM6404. Новый процессор будет изготавливаться на фабрике фирмы Fujitsu по 0,25-мкм технологии. Корпус нового процессора – типа PQFP256. Тактовая частота возросла до 133 МГц. Введен механизм управления потребляемой мощностью. Система команд NM6404 та же, что у NM6403. Это позволяет использовать в новом процессоре созданное для NM6403 системное и прикладное программное обеспечение.

Однако NM6404 имеет ряд отличий, существенно расширяющих его возможности и улучшающих рабочие характеристики. Прежде всего NM6404 содержит четыре банка внутренней статической памяти общим объемом 2 Мбит. Это позволяет существенно сократить число микросхем внешней памяти, использовать более дешевые и медленные ИС, а в ряде случаев вообще обходиться без них. Тем самым резко снижается стоимость изделий на базе процессора NM6404. Любый цикл обращения процессора к его внутренней памяти выполняется за один такт, параллельно к каждому банку – одновременно

Таблица 1. Сравнительное тестирование нейрочипов

Производитель, название	Архитектура	CPS	CPSPW	CPPS
Nuralogix, NLX-420	многослойная	10 М	20 к	640 М
Hecht-Nielson, 100 NAP	универсальный и SIMD процессоры	250 М	125	256 G
Hitachi, WSI	система на пластине, сеть Хопфилда	138 М	3,7	9,9 G
Inetva, N64000	универсальный и SIMD процессоры	871 М	3,4 к, 128 k wts	55,7 G
MCE, MT19003	многослойная, прямого распространения	32 М	32 М	6,8 G
Micro Devices, MD-1220	многослойная, прямого распространения	8,9 М	1,1 М	142 М
Philips, Lneuro-1	многослойная, прямого распространения	26 М	26 к	1,6 G
Siemens, MA-16	систолическая структура для перемножения матриц	400 М	15 М	103 G
НТЦ «Модуль», NM6403	многослойная, прямого распространения	1200 М	150 М	76,8 G

Примечание. CPS – число соединений в секунду; CPSPW – CPS/N_w, где N_w – число синапсов в нейроне; CPPS – число элементарных соединений в секунду, CPPS=SPS·B_w·B_s

Таблица 2. Сравнительные характеристики процессоров ЦОС, поддерживающих арифметику с фиксированной точкой

Изготовитель, название	Длина команд/данных, бит	Аккумулятор, бит	Циклический сдвиг, бит	Число генераторов адреса/шин данных	Поддержка мультипроцессорного режима	Внешнее адресное пространство	Аппаратная поддержка операций циклов	БПФ на 256 точек, циклов	Особенности
Analog Devices									
ADSP-2100	24/16	40	32	2/2	нет	4 Мбайт	есть	11920	SRAM до 32К слов, 6 каналов ПДП
ADSP-21csp01	24/16	40	32	2/2	есть	48 Мбайт	есть	7500	5 каналов ПДП, после довательные порты
AT&T									
DSP16xx	16/16	36	36	2/2	нет	64 К слов	нет	21193	низкое потребление (0,7мА/МIPS)
Motorola									
DSP561xx	16/16	40	нет	2/2	нет	128 Кбайт программ., 128 Кбайт данных	есть	12162	таймер, кодек
DSP5600x	24/24	56	нет	2/3	нет	128 Кбайт программ., 256 Кбайт данных	есть	8336	встроенный эмулятор, управление мощностью, таймер
Texas Instr.									
TMS320C2x	16/16	32	16	1/1	есть	256 Кбайт	есть	25038	повторяющиеся инструкции
TMS320C2xx	16/16	32	16	1/2	есть	384 Кбайт	нет	25000	встроенная Flash-ROM
TMS320C5x	16/16	32	16	1/2	есть	384 Кбайт	есть	13251	параллельное логическое устройство
TMS 320C54x	16/16	40	32	2/3	есть	384 Кбайт	есть	9684	диспетчер памяти большого объема, ускоритель Витерби
TMS320C62X	32/8, 16, 32	40	32	2/2	нет	4 Гбайт	нет	4225 для 16-бит данных	1 Мбит встроенной SRAM, ПДП
TMS320C8x	64/16	32	32	2 на DSP/ 2 на управляющий процессор	есть	4 Гбайт	есть	4881	на кристалле 4 DSP и 1 RISC-процессор, 50 Кбайт SRAM, ПДП
НТЦ "Модуль"									
NM6403	32/8, 16, 32, 64	64	32	2/3	есть	16 Гбайт	есть	4071 для 32-бит данных	32-бит RISC, 1-64-бит векторный сопроцессор, таймеры, коммуникационные порты, ПДП, аппаратная функция насыщения

до четырех обращений. К процессору без дополнительных устройств можно подключать ИС синхронной динамической памяти (SDRAM). NM6404 имеет JTAG-порт и внутрисхемный эмулятор, существенно упрощающие процедуры тестирования аппаратных средств и отладки прикладного программного обеспечения.

Аппаратные средства NM6404 позволяют без внешнего контроллера подключить к внешним шинам (локальной или глобальной) до четырех процессоров NM6404, работающих с общей памятью в режиме Shared Memory. Эта способность NM6404 позволяет строить на его основе мультипроцессорные системы с матричной структурой (рис. 6). В мультипроцессорной системе процессору доступна не только внешняя, но и внутренняя память соседей.

Усовершенствован и векторный сопроцессор. Так, до 16 тактов сократился цикл перезагрузки матрицы весовых коэффициентов. Причем при пересылке коэффициентов из "теневой" матрицы в рабочую коэффициенты из рабочей матрицы могут сохраняться в "теневой". Таким образом постоянно хранятся две матрицы весовых коэффициентов, что сильно ускоряет выполнение ряда алгоритмов.

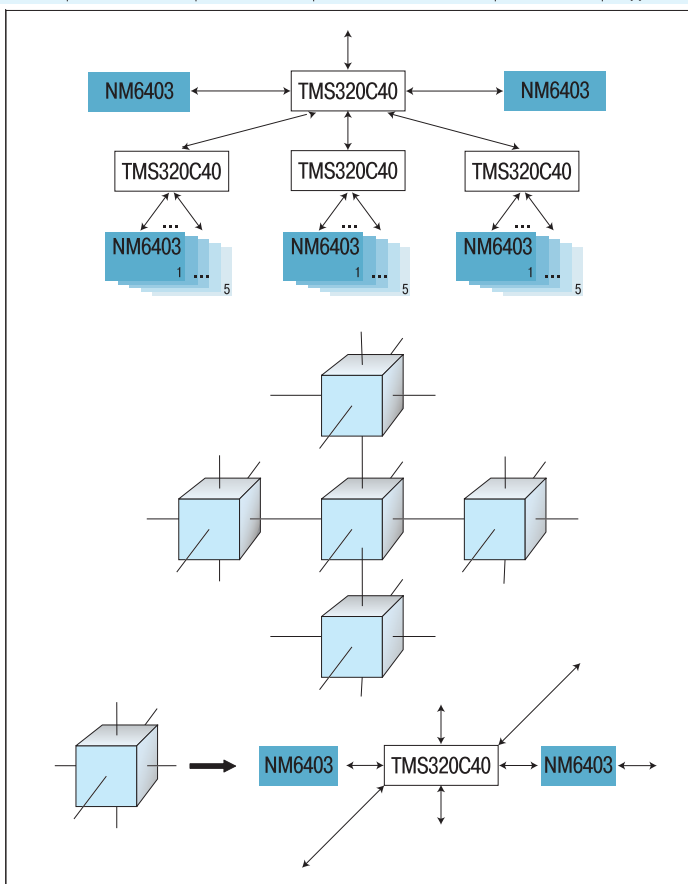


Рис. 5. Конфигурация вычислительных сетей при совместном использовании NM6403 и TMS320C40

ВМЕСТО ЗАКЛЮЧЕНИЯ

Итак, свершилось то, во что поверить трудно – российская фирма разработала и выпустила собственный сигнальный процессор, по ряду параметров превосходящий зарубежные

аналоги. Причем конкурентны не только технические характеристики, но и цена – 39,5 долл. в партии в 1000 шт. – сравните с 200 долл. за TMS320C40. И это для первых процессоров. Работы НТЦ "Модуль" получили признание во всем мире. Его первые продукты (процессор NM6403 и встраиваемый модуль NM1) приняты в лучшую в DSP-индустрии программу Texas Instruments – "Customer Choice Third-Party Network". Программа была организована TI с целью продвижения продуктов и услуг компаний, использующих в своих разработках семейство DSP TMS320. Она объединяет около 170 фирм – разработчиков аппаратуры и программного обеспечения со всего мира. Архитектура процессора патентуется в России (заявка №98110876, решение о выдаче патента РФ от 20 января 1999 г.), подана заявка на международный патент по процедуре PCT (№ PCT/RU98//00449 от 31 декабря 1998 г., конвенционный приоритет России от 16 июня 1998 г.).

Таблица 3. Сравнительные тесты NM6403

Тесты	Intel, Pentium II, 300 МГц	Intel, Pentium MMX, 200 МГц	TI, TMS320C40, 50 МГц	НТЦ "Модуль", NM6403, 40 МГц
Фильтр Собеля (размер кадра 384x288 байт), кадров/с	–	21	6,8	68
Быстрое преобразование Фурье (256 точек, 32 разряда), мкс (тактов)	200	–	464 (11588)	102 (4070)
Преобразование Уолша-Адамара (21 шаг, входные данные 5 бит), с	2,58	2,80	–	0,45

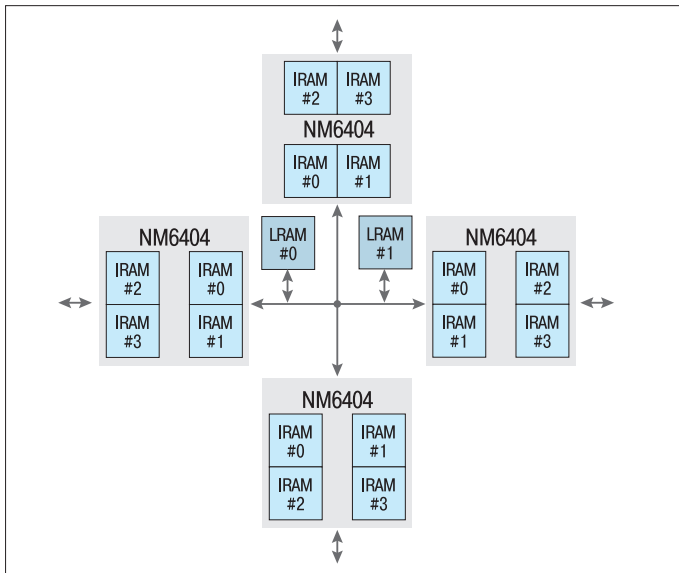


Рис. 6. Вычислительная сеть на основе NM6404

Благодаря созданию проектов в среде САПР Synopsys "Модуль" получил возможность работать на рынке процессорных ядер.

О том, как удалось пройти нелегкий путь от рождения идеи создания процессора NM6403 до ее реализации в серийном изделии, мы попросили рассказать тех, кто стоял у истоков нового процессора.

ГЛАВНОЕ – ПОВЕРИТЬ В СЕБЯ

Корр. Как получилось, что фирма, занимавшаяся встраиваемыми системами, нейросетевой математикой, вдруг создает свой процессор, причем столь удачный?

М.Я. Это произошло не случайно. Нейросетевые технологии при реализации на стандартных процессорах, например TMS320C40, давали определенный выигрыш. Но преимущество не было столь существенным, чтобы действительно говорить о реализации нейронных сетей, способных решать серьезные задачи. Поэтому на основе анализа алгоритмов, глубоких исследований природы решения многих задач мы пришли к выводу — необходим новый процессор, учитывающий специфику нейросетевого базиса. Впервые эта мысль прозвучала на наших семинарах. Затем образовалась группа энтузиастов, которые верили в то, что они смогут выполнить эту задачу, хотя обычно (и в нашей стране, и на Западе) в подобные проекты вкладываются огромные материальные и людские ресурсы, а нас было менее 100 человек, да и с деньгами туго. Иными словами, работали на энтузиазме.

Когда первый проект вынесли на обсуждение широкого круга специалистов, его подвергли жесточайшей критике. Общий вердикт — это трудно, это невозможно, напрасная трата сил и времени. Тем не менее мы пошли дальше, поставив задачу — обеспечить очень высокую производительность для ряда операций при достаточно низкой стоимости. Проект процессора сделали быстро — за восемь месяцев. И начался поиск партнеров. В итоге остановились на фирме Samsung. Надо сказать, работа с партнером шла не гладко — специалисты фирмы не верили, что такой кристалл можно реализовать на столь малой площади, снимали с себя ответственность за его работоспособность.

Д.Ф. Сначала были проблемы с библиотекой элементов, предоставленной нам Samsung. Работа велась методом полузаказного

Заключен ряд соглашений с зарубежными фирмами о продвижении продукции. Перспективы тут достаточно благоприятные, поскольку среди производителей процессоров для встроенных систем нет того чудовищного давления со стороны монополистов, как на рынке универсальных процессоров (со стороны Intel). А области применения NM6403/04 очень широки — телекоммуникации (базовые станции систем CDMA и TDMA), встроенные системы, мультипроцессорные супер-ЭВМ, обработка видеоизображений, эмуляция нейронных сетей и многое другое.

Пример НТЦ "Модуль" показывает, что отсутствие в России современных микроэлектронных технологий — не препятствие

для создания совершенной элементной базы. Разделение труда в данной сфере состоялось уже давно, очень многие фирмы (и американские, и европейские) производят свои ИС на "кремниевых фабриках" Юго-Восточного региона. Конечно, и разработка проекта ИС требует существенных материальных и временных затрат, но они несоизмеримо меньше, чем вложения в производственное технологическое оборудование. Коллективы, способные заниматься разработкой, в России есть. А инвестиции в высокие технологии — одни из наиболее рентабельных. За вами слово, господа финансисты.

Контактный телефон:
(095)152-9335



Михаил Федорович Яфраков, зам. генерального директора по науке НТЦ "Модуль", доктор технических наук, академик РАН



Дмитрий Викторович Фомин, начальник сектора специализированных ИС НТЦ "Модуль"

проектирования, набор базовых элементов в этом случае предоставляет производитель кристалла. В базу данных информации об элементах была заложена неправильно, и поэтому при моделировании наша схема не работала. Решили проблемы с библиотекой — все наладилось. Были сложности, связанные с очень жесткими правилами проектирования, принятыми на Samsung. Например, требование к каждой трехстабильной шине многопортовой внутренней памяти подключать резистивные структуры. Но в этом случае, если шина ни на что не нагружена, напрасно расходуется площадь кристалла. Мы не стали выполнять это правило и оказались правы — процессор работал. Но поскольку это нарушало установленный порядок, нас заставили подписать бумаги, освобождающие Samsung от ответственности за работоспособность изделия. Подобные документы приходилось подписывать много раз.

Другие моменты — в Samsung все построено на проектировании через синтез, как, например, в САПР Synopsys. Схема описывается на языках высокого уровня типа VHDL, Verilog, моделируется и автоматически синтезируется на всех уровнях, от электрической принципиальной схемы до топологии. Эта технология предусматривает участие человека лишь на самом начальном этапе проектирования. Плюсы такого подхода: сроки разработки достаточно коротки, а спроектированная схема не нуждается в доработке. Но синтезированная схема не оптимальна. Методика эффективна только для простых изделий — например, для контроллеров стиральных машин или СВЧ-печей. Здесь не нужно серьезно заниматься оптимизацией структур — лишний квадратный миллиметр площади кристалла никого не волнует, так как схемы маленькие. Наша схема — большая, поэтому проблема площади стояла остро. Естественно, было много ручной работы.



Samsung до этого большие процессоры не делал, и все программы верификации у них рассчитаны на проектирование путем автоматического синтеза. В результате программа анализа покрытия неисправностей, которую использует компания, нашу схему не понимала абсолютно. Она выдавала какие-то глупые результаты только потому, что схему проектировали не через Synopsys, а вручную, на САПР Cadence. Нам пришлось арендовать у фирмы Cadence другую программу (стоимостью около 50 тыс. долл.), чтобы оценить покрытие неисправностей.

Корр. Давайте уточним — разработка процессора началась по чьему-то заказу?

Д.Ф. Конечно же, нет. Мы приступили к проекту в инициативном порядке. Никому в то время не пришло бы в голову заказать нам столь крупную работу, ибо всем известно — в России микропроцессорами никто всерьез не занимается, а значит, нет предмета для обсуждения. Ну а средства на разработку пришлось привлекать из самых разных источников.

М.Я. Нам постоянно приходилось идти на риск. Но мы верили, что сможем это сделать, что это необходимо. Все говорили — есть Pentium, чего еще не хватает? А мы показали — чего. Преимущества нашего процессора в сравнении с Pentium четко видны на реальных задачах. И это только начало.

Д.Ф. Наши программисты постоянно находят новые подходы — практически каждый месяц путем оптимизации удваивают скорость решения задач на том же самом процессоре и инструментальном ПО.

М.Я. Параллельно разработке процессора создавалось математическое обеспечение, проектировались платы ускорительных модулей. Так удалось выиграть время. И вот процессор создан. Скоро будет серия. У нас очень большие планы и по процессорам и по специальным вычислителям. Мы надеемся в скором времени завершить работу над новым процессором, хотя уже созданный — NM6403 — показывает прекрасные результаты. Особенность работы с нашим процессором в том, что необходимо перестроить мышление на выполнение параллельных операций. Это чрезвычайно трудная задача. Но один успех рождает другой. Скажем, освоили реализацию какой-либо сложной системы базисных функций — это сразу влечет изменение всего ПО, что в свою очередь дает новый виток развития.

Корр. На какие рынки вы ориентируете свой процессор?

М.Я. В финансовом отношении, конечно же, на западный. Интерес к нашей работе идет по нарастающей. Есть серьезные предложения и по лицензированию, и по разработке аппаратуры. На конец апреля запланированы переговоры с южнокорейскими фирмами, касающиеся заказа изделий на базе нейрочипа. Мы также выступаем подрядчиками по аппаратуре ряда отечественных организаций, имеющих серьезные контракты и с западными, и с восточными партнерами. Будем стараться все делать на наших чипах. Кроме того, мы считаем своей моральной, нравственной задачей поддерживать разработки, еще теплящиеся в отдельных научных объединениях, университетах России. Фирма готова почти бескорыстно предоставлять им и математику, и наши изделия. Сейчас пытаемся продвинуть образовательный проект, поскольку технологии и оборудование такого уровня новы даже для университетов. В рамках проекта мы могли бы поставлять в вузы комплекты наших изделий.

Д.Ф. Но без поддержки государства сделать это тяжело — образовательные программы Texas Instruments, Motorola и др., которые реализуются в некоторых наших университетах, финансируются этими фирмами. Мы же платить не можем — кто бы нам заплатил. Преподавателям бесплатно взваливать на себя дополнительный объем работ тоже ни к чему, хотя многие просят предоставить им процессор, чтобы посмотреть, испытать... Очевидно, что помощь здесь должно оказать государство хотя бы своей протекционистской политикой.

Корр. Что, на ваш взгляд, определило успех разработки?

М.Я. Прежде всего созданный нами коллектив. Это высочайшие профессионалы мирового класса и одновременно суперувлеченные люди. Только благодаря этой увлеченности и преданности делу в столь непростое время удается что-то делать. Некоторые московские организации могли бы выполнить подобную работу, но у них нет таких специалистов, как в НТЦ "Модуль".

Д.Ф. И найти специалистов, которые могут работать, — не просто,

хотя, казалось бы, рынок труда переполнен. Но те, кто ушел работать в другие сферы, как правило, уже не возвращаются.

М.Я. Если не поработал один-два года по специальности — не наверстаешь, по многим причинам: и психологическим, и моральным, и интеллектуальным. Мы предпочитаем создавать примерно однородные по возрасту коллективы, хотя раньше считалось, что надо сочетать представителей разных возрастных категорий, поскольку нужна преемственность. Мы такой подход не отвергаем, однако при проектировании процессора он не сработывал. Математику создавали люди, средний возраст которых — 23–25 лет. Старшее поколение за ними уже не успевало. Надо сказать, что активного творческого возраста хватает на одну-две, максимум три сложные разработки. Но есть и более простые работы — например, разработка относительно простых контроллеров.

Корр. А вы готовы делать дешевые микроконтроллеры?

Д.Ф. У нас срок разработки методом синтеза и изготовления таких устройств — три месяца. Для этого есть все: производственная, технологическая база, средства проектирования. И есть люди, которые именно эту работу выполняли бы с удовольствием.

Корр. В производстве вы ориентируетесь на зарубежных производителей?

Д.Ф. Так поступают во всем мире, поскольку существует международное разделение труда. Сегодня создать в России предприятие, рассчитанное на 0,18–0,25-мкм технологию, нереально, разве что какая-нибудь западная компания построит здесь фабрику с участием российского капитала. Но это будет просто перераспределением потоков заказов.

М.Я. Серьезные планы у нас в отношении фирмы Fujitsu — хотим наладить с ней стратегическое взаимодействие — получить доступ к новейшим технологиям, использовать ее структуры для поставки наших изделий на западные рынки, где имя, авторитет фирмы очень много значат. Fujitsu может и хочет предоставить нам первоклассные возможности. С этой фирмой мы также будем сотрудничать в области подготовки специалистов, как наших, так и южнокорейских.

Д.Ф. Fujitsu в сотрудничестве очень заинтересована, поскольку по достоинству оценила уровень и качество нашей работы. Недавно НТЦ "Модуль" имеет статус сертифицированного дизайн-центра этой компании.

Корр. Какие проблемы, связанные с процессором, вас беспокоят больше всего?

М.Я. Проблема — тьма тьмущая. Взять хотя бы вопросы интеллектуальной собственности. Мы получили патент на кристалл, а программное обеспечение зарегистрировано в РосАПО, что подтверждает наше авторство на ПО, но фактически не обеспечивает ему никакой защиты на зарубежных рынках. В отличие от России, в США, как известно, ПО можно запатентовать. Однако заниматься этим мы не в состоянии — слишком это дорого и длительная процедура. Мало того, получив патент, надо уметь его грамотно использовать, а если возникнет необходимость, отстоять свои патентные права. Для этого нужны опытные, квалифицированные специалисты, которыми мы не располагаем. Второе — для долгой жизни проекта необходимо всестороннее содействие государства. Во всем мире крупные разработки на 80–90% финансируются из госбюджета. Мы вправе рассчитывать на поддержку своей страны, причем не обязательно деньгами. Помогут и протекционистская политика, и содействие в продвижении наших изделий на рынок, а также облегчение налогового бремени, гарантии и др.

Еще одна проблема — подготовка кадров. Мы обучаем сотрудников, посылаем их стажироваться, затрачивая на это время и деньги. Но если человек захочет, он сможет легко от нас уйти, не нарушая при этом трудового законодательства. Конечно, мы заключаем контракты, но они не имеют законной силы, поскольку в стране не создан механизм, регулирующий такие отношения.

Кроме того, выполнить разработку — это одни деньги, а ее продвижение на рынок — совсем другие, на порядок большие. Срок жизни подобных изделий ограничен. НТЦ вынужден, еще не вернув деньги, заниматься новой разработкой, чтобы не потерять темп. Но нельзя же только разрабатывать, надо и продавать. Однако мы — научная компания и не можем взять на себя абсолютно все. Нам надо помогать...